

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-295793

(43)Date of publication of application : 15.10.2003

(51)Int.Cl.

G09F 9/30
H01L 21/336
H01L 27/15
H01L 29/786
H05B 33/14
H05B 33/22

(21)Application number : 2003-008719

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 16.01.2003

(72)Inventor : OSAME MITSUAKI
ANZAI AYA
KOYAMA JUN
UDAGAWA MAKOTO
HAYAKAWA MASAHIKO
YAMAZAKI SHUNPEI

(30)Priority

Priority number : 2002010848 Priority date : 18.01.2002 Priority country : JP
2002025065 01.02.2002 JP

(54) LIGHT EMITTING DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a light emitting device in which a variation in characteristics of TFTs hardly affect picture quality and a high aperture ratio realized is attained.

SOLUTION: This light emitting device is not provided with a large Cs part in a pixel part, channel length and channel width of a TFT for driving are enlarged and its channel capacity is used as Cs. Further, the channel length is made drastically larger than channel width to improve current characteristic in a saturation region, and the desired drain current is obtained by increasing VGS of the TFT for driving. Thereby, it is possible to allow a dispersion in threshold voltage to hardly affect a value of a drain current of the TFT for driving. Also, a reduction in opening rate can be prevented even if size of the TFT for driving is enlarged by arranging wirings under a partition in the case of layout of pixels and arranging TFTs for driving under wirings. Also, higher opening rate can be expected further by arranging linearly two TFTs for switching in the case of three transistor type.

LEGAL STATUS

[Date of request for examination] 03.03.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS.

[Claim(s)]

[Claim 1] The part by volume for being luminescence equipment equipped with two or more pixels which have a light emitting device linked to the transistor for a drive, and holding the electrical potential difference between the gate sources of said transistor for a drive is the gate electrode of said transistor for a drive, a semi-conductor layer, and luminescence equipment characterized by what was established by the insulator layer prepared among them.

[Claim 2] The part by volume for being luminescence equipment equipped with two or more pixels which have a light emitting device linked to the transistor for a drive, and holding the electrical potential difference between the gate sources of said transistor for a drive Luminescence equipment characterized by what was established by the insulator layer prepared between the semi-conductor layer which forms the gate electrode and source field of said transistor for a drive or the gate electrode of said transistor for a drive and the semi-conductor layer which forms a drain field, and said gate electrode and said semi-conductor layer.

[Claim 3] The part by volume for being luminescence equipment equipped with two or more pixels which have the light emitting device linked to the transistor for a drive, TFT for switching, and TFT for elimination, and holding the electrical potential difference between the gate sources of said transistor for a drive is the gate electrode of said transistor for a drive, a semi-conductor layer, and luminescence equipment characterized by what was established by the insulator layer prepared among them.

[Claim 4] The light emitting device linked to the transistor for a drive, and TFT for switching, The part by volume for being luminescence equipment equipped with two or more pixels which have TFT for elimination, and holding the electrical potential difference between the gate sources of said transistor for a drive Luminescence equipment characterized by what was established by the insulator layer prepared between the semi-conductor layer which forms the gate electrode and source field of said transistor for a drive or the gate electrode of said transistor for a drive and the semi-conductor layer which forms a drain field, and said gate electrode and said semi-conductor layer.

[Claim 5] It is luminescence equipment characterized by to be luminescence equipment equipped with two or more pixels which have a light emitting device linked to the transistor for a drive, and to arrange each of said source signal lines, said current supply source lines, and said transistors for a drive in the location which overlaps the insulator layer formed in the location which separates the luminescence area where said two or more pixels adjoin.

[Claim 6] It is luminescence equipment characterized by to be luminescence equipment equipped with two or more pixels which have the light emitting device linked to the transistor for a drive, TFT for switching, and TFT for elimination, and to be arranged each of said source signal lines, said current supply source lines, and said transistors for a drive in the location which overlaps the insulator layer formed in the location which separates the luminescence area where two or more of said pixels adjoin.

[Claim 7] Each of one certain point [in / on any 1 term of claim 3, claim 4, and claim 6 and / in said transistor for switching and said transistor for elimination / the source field of said transistor for switching]; certain 1 in a drain field, and certain 1 [certain 1 in the source field of said transistor for elimination and] in a drain field are luminescence equipment characterized by being arranged in the location included on one straight line.

[Claim 8] It is luminescence equipment characterized by being arranged in the location where said transistor for a drive overlaps said some of source signal lines or said a part of current supply source line in claim 5 or claim 6.

[Claim 9] The semi-conductor layer which forms the channel field of said transistor for a drive in any 1 term of claim 1 thru/or claim 8 is luminescence equipment characterized by being formed the shape of the shape of U character, and S character, a swirl, or in the shape of MIANDA.

[Claim 10] Luminescence equipment characterized by being $L \times W > 200 \mu\text{m}^2$ in any 1 term of claim 1 thru/or claim 9 when the channel length of said transistor for a drive is L and channel width is W.

[Claim 11] Luminescence equipment with which the electrical potential difference between the gate sources of said transistor for a drive is characterized by V_{GS} and the electrical potential difference between source drains driving so that it may become $|V_{DS}| < |V_{GS}| - |V_{th}|$, when V_{DS} and a threshold electrical potential difference are $V_{th}(s)$ in any 1 term of claim 1 thru/or claim 10.

[Claim 12] Luminescence equipment with which $|V_{DS}| \geq |V_{GS}| - |V_{th}|$ and $|V_{GS}|$ are characterized by driving so that it may become less than [more than 4V14V] in any 1 term of claim 1 thru/or claim 10 when V_{GS} and the electrical potential difference between source drains are [V_{DS} and a threshold electrical potential difference] $V_{th}(s)$ for the electrical potential difference between the gate sources of said transistor for a drive.

[Claim 13] Luminescence equipment characterized by being $L > 5W$ in any 1 term of claim 10 thru/or claim 12 when the channel length of said transistor for a drive is L and channel width is W .

[Claim 14] L/W in said transistor for a drive which each pixel which has the luminescent color of R, G, and B when the channel length of said transistor for a drive is L and channel width is W in any 1 term of claim 1 thru/or claim 13 has is luminescence equipment characterized by differing mutually.

[Claim 15] Electronic equipment characterized by using the luminescence equipment of a publication for any 1 term of claim 1 thru/or claim 14.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the drive approach of the electronic display which made the electroluminescence (Electro Luminescence: EL) component and the thin film transistor (Following TFT and notation) on the substrate, and was formed. It is related with the luminescence equipment, especially using a semiconductor device (component using a semi-conductor thin film). Moreover, it is related with the electronic equipment which used luminescence equipment for the display.

[0002] In addition, in this specification, although an EL element uses luminescence (phosphorescence) from a triplet exciton, it shall indicate both to be the things using luminescence (fluorescence) from a singlet exciton.

[0003]

[Description of the Prior Art] In recent years, development of luminescence equipment with an EL element is activating as a spontaneous light type component. Unlike a liquid crystal display, luminescence equipment is a spontaneous light type. The EL element has the structure where EL layer was pinched between the electrodes (an anode plate and cathode) of a pair. As a form of luminescence equipment, although there are a passive matrix mold and a active-matrix mold, about what high-speed actuation is required as, the active-matrix mold is suitable for the increment in the number of pixels accompanying high-resolution-izing, or the movie display.

[0004] In order to hold an electrical potential difference to each pixel of a active-matrix mold organic EL panel, the retention volume (Cs) section is prepared. The actual example of a pixel configuration is shown in drawing 12 (A). Moreover, drawing 12 (B) shows the equal circuit. The Cs section will be large and the luminescence area of the possession-in-positions machine EL will become small as indicated by the patent reference 1. The configuration of the TFT, wiring, the contact, the septum, etc. which constitutes the pixel other than the Cs section, the number, and the method of arrangement are the factor which makes luminescence area small. When luminescence area becomes small, current density becomes high and the dependability of organic electroluminescence falls remarkably.

[0005] Moreover, when it is going to earn a numerical aperture by force and opening is made into a complicated

configuration, the shrink of an organic electroluminescence light-emitting part may be promoted. Here, the shrink of EL light-emitting part means the condition that not the condition that EL layer contracts physically but the effective area (area of the part into which the EL element is emitting light) of an EL element contracts gradually from the edge. That is, if the configuration of opening becomes complicated, to the area of opening, the die length of an edge will become longer, therefore shrink will be promoted.

[0006]

[Patent reference 1] JP,8-234683,A

[0007]

[Problem(s) to be Solved by the Invention] The example of the configuration of the pixel section of a active-matrix mold EL display is shown in drawing 20. The part surrounded by the dotted-line frame 2300 is the pixel section, and it has two or more pixels in it. The part surrounded by the dotted-line frame 2310 is 1 pixel.

[0008] The gate signal line (G1, G2, ..., Gy) into which a selection signal is inputted from a gate signal line drive circuit is connected to the gate electrode of TFT2301 for switching which each pixel has. Moreover, as for the source field and drain field of TFT2301 for switching which each pixel has, another side is connected to the source signal line (S1-Sx) into which a signal is inputted for one side from a source signal-line drive circuit at the gate electrode of TFT2302 for a drive. It connects with one electrode of EL element 2304 with which, as for one side of the source field of TFT2302 for a drive, and a drain field which each pixel has, each pixel has another side on a current supply source line (V1, V2, ..., Vx). Moreover, the capacity means 2303 for holding the electrical potential difference between the gate sources of TFT2302 for a drive during a display period may be formed in each pixel.

[0009] EL element 2304 has EL layer prepared between an anode plate, cathode, and an anode plate and cathode. When the anode plate of EL element 2304 has connected with the source field of TFT2302 for a drive, or a drain field, the anode plate of EL element 2304 turns into a pixel electrode, and cathode turns into a counterelectrode. On the contrary, when the cathode of EL element 2304 has connected with the source field of TFT2302 for a drive, or a drain field, the cathode of EL element 2304 turns into a pixel electrode, and an anode plate turns into a counterelectrode.

[0010] In addition, in this specification, the potential of a counterelectrode is called opposite potential. In addition, the power source which gives opposite potential to a counterelectrode is called an opposite power source. The potential difference of the potential of a pixel electrode and the potential of a counterelectrode is EL driver voltage, and this EL driver voltage is impressed to EL layer pinched by the pixel electrode and the counterelectrode.

[0011] As the gradation method of presentation of such luminescence equipment, an analog gradation method and a digital gradation method are held. As a digital gradation method, there are area gradation and a time amount gradation method.

[0012] The value in the case of preparing Cs in each case of an analog gradation method and a digital gradation method is explained.

[0013] Generally as for the case of an analog gradation method, an analog video signal is written once in each pixel at an one-frame period. The analog video-signal input to each pixel is performed by analog voltage or the analog current. in the case of analog voltage, the written-in analog voltage stores in the retention volume which is each pixel as it is — having — an one-frame period (in the case of 60Hz frame frequency, the die length of an one-frame period is 16.66ms) — the analog voltage must be held. In the case of an analog current, the written-in current is once changed into analog voltage within each pixel. One-frame period maintenance of the analog voltage must be carried out.

[0014] Moreover, in the case of a digital gradation method, (two or more n) time writing **** need is in an one-frame period about a digital video signal as mentioned above. If it is 4-bit gradation, if it is 6-bit gradation, it becomes n= 6 times or more n= 4 times or more. Therefore, while the one-frame period was divided into n pieces, it must be able to hold between the longest subframes.

[0015] Then, the relation between TFT for a drive and an EL element is explained.

[0016] As shown in drawing 15 (A), between the current supply source line and the opposite power source of each pixel, TFT1505 for a drive and EL element 1506 are connected to the serial. The intersection of the Vd-Id curve of TFT for a drive of drawing 15 (B) and the V-I curve of an EL element turns into the operating point, and, as for the current which flows to EL element 1506, a current flows according to the electrical potential difference between source drains of TFT1505 for a drive at that time, and the electrical potential difference between the two electrodes of EL element 1505.

[0017] If TFT1505 for a drive will operate in a linearity field if larger more than a threshold electrical-potential-difference part than the electrical potential difference between source drains ($|V_{DS}|$) (constant voltage drive), and the electrical potential difference between the gate sources of TFT1505 for a drive ($|V_{GS}|$) is smaller than it, TFT1505 for a drive will operate in a saturation region (constant current drive).

[0018] When operating TFT1505 for a drive in a linearity field (i.e., when actuation of TFT1505 for a drive in the operating point is included to a linearity field), $|V_{DS}|$ of TFT1505 for a drive is far small compared with the electrical potential difference between the two electrodes of EL element 1506 ($|V_{EL}|$), and property dispersion of TFT1505 for a drive hardly influences the current which flows EL element 1506. However, if resistance of EL element 1506 changes with a temperature change or aging, a current will also be influenced [the] and will change. For example, if EL element 1506 deteriorates and the voltage-current property changes from 1601 to 1602 as shown in drawing 16 (A), the operating point will also change to 1604 from 1603. When TFT1505 for a drive is operating in the linearity field at this time, the current value to which only delta ID flows EL element 1506 will decrease with migration of the operating point. Therefore, brightness falls.

[0019] On the other hand, in the case where TFT1505 for a drive is operated in a saturation region, even if the voltage-current property of EL element 1506 changes with degradation of an EL element to 1612 from 1611 and the operating point changes to 1614 from 1613 since the drain current (I_{DS}) of TFT1505 for a drive is fixed as shown in drawing 16 (B), a fixed current flows to EL element 1506. Therefore, compared with the time of fluctuation of brightness operating TFT1505 for a drive in a linearity field, it is few.

[0020] Depending on the property and driver voltage of a setup of the channel length and channel width of TFT for a drive, TFT for a drive, or an EL element, all the operating points can also be brought to a saturation region.

[0021] However, in the case where TFT1505 for a drive is operated in a saturation region, if the property of TFT1505 for a drive differs in each pixel in order that it may be dependent only on the VGS-IDS property of TFT to have decided the current value which flows to EL element 1506, it will be reflected in dispersion in the luminescence brightness of EL element 1506 as it is. Moreover, the current on which change of VGS in a maintenance period also flows is influenced greatly. I_{DS} in a saturation region is expressed with a formula (1).

[0022]

[Equation 1]

$$I_{DS} = \frac{\beta}{2} (V_{GS} - |V_{th}|)^2 \quad \dots \text{式(1)}$$

[0023] Since the charge of the gate electrode of TFT1505 for a drive is leaked to the source signal line 1501 and $|V_{GS}|$ of TFT for a drive changes in connection with it, I_{DS} will also change with the off leakage current of TFT1504 for switching. Therefore, the capacity for compensating VGS loss of TFT for a drive by leak of the charge from TFT1504 for switching is needed. This is called retention volume. The magnitude of retention volume is decided by relation of amount of current value changes ΔI_{EL} accompanying the VGS-IDS property of TFT for a drive and the brightness of EL element 1506 changing by 1 gradation. Since I_{DS} is proportional to the square of VGS as shown also in a formula (1), I_{DS} is very sensitive to change of $|V_{GS}|$. From ΔI_{EL} , variation ΔV_{GS} of VGS permitted by TFT1505 for a drive is calculated. The magnitude of required retention volume is determined using a formula (2) and (3) from the off leak current value I_{off} and the holding time of TFT for switching, Δt is minute time amount and ΔV_{GS} is the increment of the electrical potential difference between the gate sources of TFT1505 for a drive here.

[0024]

[Equation 2]

$$I_{off} = \frac{C \Delta V_{GS}}{\Delta t} \quad \dots \text{式(2)}$$

[0025]

[Equation 3]

$$C_s = I_{off} \frac{\Delta t}{\Delta V_{GS}} \quad \dots \text{式(3)}$$

[0026] Since an analog gradation method is written only once in one frame compared with the digital gradation method which performs write-in actuation of multiple times at an one-frame period, the holding time becomes long and bigger retention volume is needed.

[0027] Moreover, the channel length of TFT for a drive of each pixel will need to keep it long from the above-mentioned reason, and when the TFT size for a drive becomes large, a numerical aperture will fall.

[0028] This invention makes it a technical problem to offer the luminescence equipment which it is made in view of the above-mentioned technical problem, and dispersion in TFT for a drive cannot influence the image quality of an image easily, and realizes a high numerical aperture.

[0029]

[Means for Solving the Problem] In order to solve a technical problem, the following means were provided in this invention.

[0030] In the luminescence equipment of this invention, the big Cs section is not prepared, but channel length and channel width of TFT for a drive are enlarged, and the capacity between the gate electrode of TFT for a drive and a channel formation field (channel capacity) is used for the pixel section as Cs.

[0031] Like drawing 18, a TFT electrode sandwiches gate dielectric film 1803, and consists of a gate electrode 1804, a source electrode 1807, and a drain electrode 1808. therefore, between each terminal and the gate — between electrode 1804, source electrode 1807, and source field 1802a — the capacity 1811 and 1812 between the gate sources — the gate — between electrode 1804, drain electrode 1808, and drain field 1802b, the capacity 1813 and 1814 between gate drains essentially exists.

[0032] If the electrical potential difference between the gate sources required for making TFT turn on is impressed between the gate electrode 1804 of TFT, and source field 1802a, a channel 1810 will be formed in the channel formation field 1809, and a drain current will flow. At this time, channel capacity 1815 occurs between the gate electrode 1804 and a channel.

[0033] Since a channel field changes with the electrical-potential-difference conditions of the gate electrode 1804, the source electrode 1807, and the drain electrode 1808, channel capacity also changes.

[0034] Change of the channel field by electrical-potential-difference conditions is explained using drawing 1717. The P channel mold TFT was used here as an example.

[0035] Since a channel is not formed in the channel formation field 1704 when TFT is in an OFF condition as shown in (B) of drawing 17, channel capacity can be disregarded.

[0036] Next, like drawing 17 (C), when operating TFT in a linearity field, a channel 1706 is formed all over between source drains, and an electron hole is distributed so that it may decrease linearly towards a drain from the source. Since an electron hole exists in all the semi-conductor front faces of a channel formation field, sufficient channel capacity is securable.

[0037] Next, like drawing 17 (D), when operating TFT in a saturation region, although a channel 1706 is formed, it will be in the condition that there is no distribution of an electron hole in the semi-conductor front face by the side of a drain. However, since an electron hole exists in the semi-conductor front face by the side of the source, capacity sufficient between the gate sources is securable.

[0038] Moreover, by arranging wiring under a septum and arranging TFT for a drive under wiring, in case a pixel is arranged, even if the size of TFT for a drive becomes large, a numerical aperture can be earned. Moreover, a numerical aperture can be earned by arranging TFT for switching, and TFT for elimination in the shape of a straight line in the case of 3 transistor molds, and it can be made simple opening. The shape of a straight line does not necessarily need to be a straight line strictly here. Even if it makes an EL element into the same brightness by gathering a numerical aperture, current density falls, and a degradation rate becomes slow. Moreover, it is hard coming to win popularity the effect of the shrink of an EL element by making it simple opening.

[0039] The configuration of this invention is described below.

[0040] The luminescence equipment of this invention is luminescence equipment equipped with two or more pixels which have the light emitting device linked to the transistor for a drive, TFT for switching, and TFT for elimination, and the part by volume for holding the electrical potential difference between the gate sources of said transistor for a drive is characterized by what was established by the gate electrode of said transistor for a drive, the semi-conductor layer, and the insulator layer prepared among them.

[0041] The light emitting device which connects the luminescence equipment of this invention with the transistor for a drive, and TFT for switching, The part by volume for being luminescence equipment equipped with two or more pixels which have TFT for elimination, and holding the electrical potential difference between the gate sources of said transistor for a drive It is characterized by what was established by the insulator layer prepared between the semi-conductor layer which forms the gate electrode and source field of said transistor for a drive or the gate electrode of said transistor for a drive and the semi-conductor layer which forms a drain field, and said gate electrode and said semi-conductor layer.

[0042] The luminescence equipment of this invention has two or more pixels equipped with the light emitting device. Said two or more pixels, respectively A source signal line, The 1st and 2nd gate signal lines, a current

supply source line, and the transistor for switching, It is luminescence equipment which has a transistor for elimination, and a transistor for a drive, and capacity for holding the electrical potential difference between the gate sources of said transistor for a drive is characterized by being prepared with the capacity between the gate electrode of said transistor for a drive, and a channel formation field.

[0043] The luminescence equipment of this invention has two or more pixels equipped with the light emitting device. Said two or more pixels, respectively A source signal line, The 1st and 2nd gate signal lines, a current supply source line, and the transistor for switching, The capacity for being luminescence equipment which has a transistor for elimination, and a transistor for a drive, and holding the electrical potential difference between the gate sources of said transistor for a drive It is characterized by being prepared with the capacity between the gate electrode of said transistor for a drive, and a source field, or between the gate electrode of said transistor for a drive, and a drain field.

[0044] It is characterized by for the luminescence equipment of this invention to be luminescence equipment equipped with two or more pixels which have the light emitting device linked to the transistor for a drive, TFT for switching, and TFT for elimination, and to be arranged each of said source signal lines, said current supply source lines, and said transistors for a drive in the location which overlaps the insulator layer formed in the location which separates the luminescence area where two or more of said pixels adjoin.

[0045] The luminescence equipment of this invention has two or more pixels equipped with the light emitting device. Said two or more pixels, respectively A source signal line, The 1st and 2nd gate signal lines, a current supply source line, and the transistor for switching, It is luminescence equipment which has a transistor for a drive, and each of said source signal lines, said current supply source lines, and said transistors for a drive is characterized by being arranged in the location which overlaps the insulator layer formed in the location which separates the luminescence area where said two or more pixels adjoin.

[0046] In the luminescence equipment of this invention, said transistor for switching and said transistor for elimination are characterized by arranging each of certain 1 in the source field of said transistor for switching, certain 1 in a drain field, and certain 1 [certain 1 in the source field of said transistor for elimination, and] in a drain field in the location included on one straight line.

[0047] In the luminescence equipment of this invention, said transistor for a drive is characterized by being arranged in the location which overlaps said some of source signal lines or said a part of current supply source line.

[0048] In the luminescence equipment of this invention, the semi-conductor layer which forms the channel field of said transistor for a drive is characterized by being formed the shape of the shape of U character, and S character, a swirl, or in the shape of MIANDA.

[0049] In the luminescence equipment of this invention, when the channel length of said transistor for a drive is L and channel width is W, it is characterized by being $L \times W > 200 \text{ micrometer}^2$.

[0050] In the luminescence equipment of this invention, the electrical potential difference between the gate sources of said transistor for a drive is characterized by VGS and the electrical potential difference between source drains driving so that it may become $|VDS| < |VGS| - |V_{th}|$ when VDS and a threshold electrical potential difference are $V_{th}(s)$.

[0051] In the luminescence equipment of this invention, the electrical potential difference between the gate sources of said transistor for a drive is characterized by VGS and the electrical potential difference between source drains driving so that it may become $|VDS| \geq |VGS| - |V_{th}|$ when VDS and a threshold electrical potential difference are $V_{th}(s)$.

[0052] In the luminescence equipment of this invention, it is characterized by driving so that the electrical potential difference between the gate sources of said transistor for a drive may become less than [more than 4V14V].

[0053] In the luminescence equipment of this invention, when the channel length of said transistor for a drive is L and channel width is W, it is characterized by being $L > 5W$.

[0054] In the luminescence equipment of this invention, when the channel length of the transistor for said drive is L and channel width is W, L/W in said transistor for a drive which each pixel which presents the luminescent color of R, G, and B has is characterized by differing, respectively.

[0055]

[Embodiment of the Invention]

[0056] [Operation gestalt 1] It explains using drawing 1 first. One of the source field of TFT for a drive of the pixel (R) which luminescence equipment here shall indicate by full color, and emits light in red, respectively, and

the drain fields is connected to the current supply source line for red. One of the source field of TFT for a drive of the pixel (G) which emits light in green, and the drain fields is connected to the current supply source line for green, and one of the source field of TFT for a drive of the pixel (B) which emits light in blue, and the drain fields is connected to the current supply source line for blue. The EL element of each RGB is distinguished by different color with in the shape of a stripe.

[0057] In drawing 1 , the septum has covered fields other than luminescence area 5007, and the septum formed in the direction parallel to said stripe among septa 5020 distinguishes it by different color with, and it serves as a margin. Since the location which distinguishes by different color with and has a septum for margins at this time cannot be used for luminescence area, it arranges the source signal line 5001 and the current supply source line 5003 under a septum. Next, TFT5005 for a drive is arranged under the source signal line 5001 and the current supply source line 5003. You may be under the source signal line which the pixel which adjoins each other at this time has, or a current supply source line.

[0058] When it considers as such arrangement, the gate electrode of TFT for a drive is arranged so that a part of current supply source line may be overlapped. Since it is always fixed to fixed potential, a current supply source line can also use the capacity between the gate electrode of TFT for a drive, and a current supply source line as a part of Cs.

[0059] In order for TFT5005 for a drive to serve as retention volume and to also suppress property variation further, channel length x channel width is large. However, even if channel length x channel width becomes large by distinguishing TFT5005 for a drive by different color with and arranging under the septum for margins, it is avoidable that a numerical aperture becomes low.

[0060] When TFT which constitutes the [operation gestalt 2], next a pixel is 3 transistor molds, a numerical aperture can be earned by arranging two, TFT for switching except TFT for a drive, and TFT for elimination, in the shape of a straight line, and it can be made still simpler opening. Effect of shrink can be lessened by making opening into the form simple more near a rectangle.

[0061] [Operation gestalt 3 In case the channel length and channel width of TFT for a drive are decided, it is necessary to lengthen channel length compared with channel width, to operate TFT for a drive in a saturation region for the purpose of if possible taking large channel length x channel width, and to make it the value by which VGS cannot be easily influenced of a threshold electrical potential difference again.] It becomes the saturation area-property nearby flat of TFT for a drive by enlarging channel length. Since power consumption's becoming large and pressure-proofing of TFT for a drive will pose a problem at this time if VGS is enlarged too much, it is good to adjust channel length and channel width so that |VGS| may be come between less than [more than 4V14V].

[0062] Dispersion in TFT for a drive can make it hard to be able to use TFT which was excellent in the uniformity of the current characteristic in a saturation region by enlarging size of TFT for a drive and enlarging channel length L to channel width W according to the operation gestalten 1-3 as TFT for a drive of each pixel, and to influence the luminescence brightness of an EL element.

[0063] Furthermore, high numerical aperture-ization is expectable by arranging retention volume in the location which provides meals with the channel capacity of TFT for a drive, and overlaps the septum outside luminescence area.

[0064] the [operation gestalt 4] EL element — setting — general — R, G, and B — current values required to come out, respectively, and for luminous efficiency differ, therefore obtain uniform brightness also differ. Therefore, when the same, all the current capacity of TFT for a drive needs to distinguish between Vgs, for distinguishing between a current value. therefore, R, G, and B — when the difference of the luminous efficiency of each EL element is large, the difference of Vgs may become large and an electrical-potential-difference setup may become difficult

[0065] in this case, R, G, and B -- what is necessary is to come out, respectively, to change the channel length/channel width of TFT for a drive, and just to adjust current capacity Moreover, a numerical aperture becomes the same by RGB by adjusting in the range which TFT for a drive distinguishes the TFT channel length for a drive, and channel width by different color with, and does not come out of the field of the septum for margins in this case. Moreover, channel capacity can fully secure by adjusting so that each channel length x channel width of RGB may become large.

[0066]

[Example] Below, the example of this invention is indicated.

[0067] The value of the capacity between the gate sources of the P channel mold TFT surveyed to [example 1]

drawing 13 and gate drain capacity is shown. VGS sets to -6V and is changing VDS to 16V—16V. VDS serves as a saturation region from -5V about in the field which becomes lower than it. Drawing 1313 (A) and the sum with (B) serve as capacity of TFT for a drive.

[0068] Since a channel is formed in all semi-conductor front faces when TFT for a drive is made to drive in a linearity field as drawing 17 (C) explained, sufficient capacity is securable.

[0069] When TFT for a drive is made to drive in a saturation region, as drawing 17 (C) explained, a channel is not formed in a drain field side, but the capacity between gate drains serves as a value near 0 so that it may see by drawing 13 (b). However, since a channel is formed in a source field side, the capacity between the gate sources can be enough provided so that it may be visible by drawing 13 (a). Therefore, if a P channel mold is used for TFT for a drive, sufficient channel capacity can be secured to drive TFT for a drive in a saturation region.

[0070] A numerical aperture can be earned by not preparing the big Cs section within each pixel, but using the channel capacity of TFT for a drive from the above-mentioned explanation. Moreover, the Ion variation of the component itself is also reduced by equalizing the crystalline variation of the semi-conductor which constitutes TFT for a drive from channel length x channel width becoming large etc.

[0071] Moreover, even when making TFT for a drive drive in a saturation region, the variation in the Vgs-Ids property of TFT for a drive in each pixel poses a problem. In that case, the current passed to an EL element remains as it is, it is making channel length sufficiently larger than channel width, and the saturation characteristics of a saturation region are also improved. Since the current value supplied to EL by having enlarged opposite side channel length decreases, a desired current is supplied to an EL element by making VGS high. Therefore, by becoming the value to which VGS exceeds a threshold enough, VGS stops being influenced of threshold variation easily, and can reduce IDS variation more. By lengthening channel length, if saturation characteristics are good, since IDS is almost fixed, even if resistance changes with degradation of an EL element etc., in a saturation region, the same amount of currents will be supplied to an EL element.

[0072] The variation in Ids which TFT which enlarged channel length x channel width and enlarged channel length enough to channel width surveyed is shown in drawing 14 .

[0073] | IDS was measured using two or more components; respectively about the component from which it fixes with 8V and channel length and channel width differ VGS| in 5V and |VDS|. The variation in IDS can be suppressed by enlarging area (channel length x channel width) of a channel formation field so that it may understand by drawing 14 . Moreover, if |VGS|5V of drawing 14 are compared with 8V, when VGS will far exceed Vth, it turns out that the variation in IDS can be suppressed more.

[0074] [Example 2] Here explains the configuration and layout of the pixel of 2 transistor molds using drawing 1 .

[0075] The pixel of drawing 1 consists of wrap septa except source signal-line 5001, gate signal line 5002, current supply source line 5003, TFT5004 for switching, TFT5005 for drive, pixel electrode 5006, and luminescence area 5007, the gate electrode of TFT5004 for switching is connected with the gate signal line 5002, a source side is connected with the source signal line 5001, and the drain side is connected with the gate electrode of TFT5005 for a drive. Moreover, the source side of TFT5005 for a drive is connected with the current supply source line 5003, and the drain side is connected with the pixel electrode 5006.

[0076] In case the septum formed between the pixels of the right and left which adjoin among wrap septa except luminescence area 5007 distinguishes RGB by different color with, it is needed, it is distinguished by different color with, and serves as a margin. As for the width of face of the septum which adjoins each other and is formed between the pixels of adjoining right and left, considering as 30-micrometer order is desirable.

[0077] Since it cannot distinguish by different color with and the septum for margins cannot be used as luminescence area at this time, the source signal line 5001 and the current supply source line 5003 are arranged under 30-micrometer width of face. Next, TFT5005 for a drive is arranged under the source signal line 5001 and the current supply source line 5003. You may be under the source signal line which the pixel which adjoins each other at this time has, or a current supply source line.

[0078] Moreover, it can serve as retention volume with the channel capacity made with the gate dielectric film 5015 between the semi-conductor layers 5014 and the gate electrodes 5016 of TFT5005 for a drive.

[0079] At this time, the holding time sets to $I_{off}=1pA$ of TFT for a drive for 1ms with the short digital gradation of the holding time, and variation ΔV_{gs} of Vgs of TFT for a drive in case 1 gradation of luminescence brightness of an EL element changes may be about 0.02V. Required retention volume serves as 50fF(s) from a formula (3) then. If thickness of gate dielectric film 5015 is set to 120nm and specific inductive capacity is set to 4, it will become the channel capacity of about 60 fF(s) by channel length x channel width =200micrometer². Therefore, in order to make sufficient capacity, as for the channel length x channel width of TFT5005 for a drive, it is desirable

that it is [200 micrometer] two or more.

[0080] Moreover, since the variation in the component itself is also reduced so that the channel length x channel width of TFT5005 for a drive is large, it is good to aim at becoming as large as possible.

[0081] When making TFT5005 for a drive in a saturation region, it is good to enlarge channel length compared with channel width, and to make it the value by which V_{gs} cannot be easily influenced of a threshold. At this time, it is desirable for channel length/channel width to be five or more. It becomes the saturation area—property nearby flat of TFT for a drive by enlarging channel length. However, since power consumption's becoming large and pressure—proofing of TFT for a drive will pose a problem if V_{GS} is enlarged too much, it is good to adjust channel width with channel length so that $|V_{GS}|$ may be come between less than [more than 4V14V].

[0082] In order to lengthen channel length of TFT5005 for a drive, it is good to make a lengthwise direction carry out straight like the semi-conductor layer 5014. A numerical aperture is not dropped, but channel length of TFT5005 for a drive can be lengthened, and channel width can also be enlarged to some extent.

[0083] If a numerical aperture is high, since the current density to an EL element becomes low, it leads to reinforcement and opening also has a simple form, it is hard coming to win popularity the effect of shrink.

[0084] TFT5004 for switching — drawing — double-gate one — a single gate is sufficient although it is that it is **** — it may carry out and the three or more multi-gates are sufficient.

[0085] Drawing 2 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 1 (A), and a patterning configuration differs. It is drawing 2 (B) which showed the cross section between alpha-alpha' in drawing 2 (A). A semi-conductor layer may be made to move in a zigzag direction in a lengthwise direction like TFT5105 for a drive. A numerical aperture cannot be dropped on making a semi-conductor layer into such a configuration, but channel length of TFT5105 for a drive can be lengthened more by it.

[0086] Drawing 3 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 1 (A), and a patterning configuration differs. It is drawing 3 (B) which showed the cross section between alpha-alpha' in drawing 3 (A). A semi-conductor layer may be used as a U character mold like TFT5205 for a drive. By making a semi-conductor layer into such a configuration, a numerical aperture is not dropped, but channel length of TFT5205 for a drive can be lengthened more, and channel width can also enlarge him to some extent.

[0087] Drawing 4 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 1 (A), and a patterning configuration differs. It is drawing 4 (B) which showed the cross section between alpha-alpha' in drawing 4 (A). It is good also considering a semi-conductor layer as a MIANDA configuration like TFT5305 for a drive. Here, it has the semantics of MIANDA, meander(ing), : winding and flowing", and a MIANDA configuration points out signs that the configuration of a semi-conductor layer has wound. By making a semi-conductor layer into such a configuration, a numerical aperture is not dropped, but channel length of TFT5305 for a drive can be lengthened more, and channel width can also enlarge him to some extent.

[0088] [Example 3] Here explains the configuration and layout of the pixel of 3 transistor molds using drawing 5.

[0089] The transistor 5506 for elimination in the case of carrying out a SES drive is added, the 2nd gate signal line 5503 which inputs the signal for elimination into a gate electrode is connected, the current supply source line 5504 is connected with a source electrode, and the drain electrode and the gate electrode of the drain electrode and TFT5507 for a drive of TFT5505 for switching are connected.

[0090] In the case of 3 transistor molds, two TFT(s), TFT5505 for switching and TFT5506 for elimination, are horizontally arranged in the shape of a straight line side by side between the 1st gate signal line 5502 and the 2nd gate signal line 5503. The drain field of TFT5505 for switching and the drain field of TFT5506 for elimination may be piled up. At this time, it arranges so that one point with the source field of TFT5505 for switching, one point with a drain field, one point with the source field of TFT5506 for elimination, and 1 with a drain field may be located in a line on one straight line.

[0091] A numerical aperture can be raised by arranging as mentioned above, and opening can also be made into a simple configuration.

[0092] Drawing 6 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 5 (A), and a patterning configuration differs. It is drawing 6 (B) which showed the cross section between alpha-alpha' in drawing 6 (A). A semi-conductor layer may be made to move in a zigzag direction in a lengthwise direction like TFT5607 for a drive. A numerical aperture cannot be dropped on making a semi-conductor layer into such a configuration, but channel length of TFT5607 for a drive can be lengthened more by it.

[0093] Drawing 7 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 5 (A), and a patterning configuration differs. It is drawing 7 (B) which showed the cross

section between alpha-alpha' in drawing 7 (A). A semi-conductor layer may be used as a U character mold like TFT5707 for a drive. By making a semi-conductor layer into such a configuration, a numerical aperture is not dropped, but channel length of TFT5707 for a drive can be lengthened more, and channel width can also enlarge him to some extent.

[0094] Drawing 8 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 5 (A), and a patterning configuration differs. It is drawing 8 (B) which showed the cross section between alpha-alpha' in drawing 8 (A). A semi-conductor layer may be made into a MIANDA configuration like TFT5807 for a drive. By making a semi-conductor layer into such a configuration, a numerical aperture is not dropped, but channel length of TFT5807 for a drive can be lengthened more, and channel width can also enlarge him to some extent.

[0095] Drawing 10 (A) is the example used as the semi-conductor layer from which it replaces with the semi-conductor layer in drawing 5 (A), and a patterning configuration differs. It is drawing 10 (B) which showed the cross section between alpha-alpha' in drawing 10 (A). Magnitude of the semi-conductor layer of Drive TFT is carried out like 5907, and when just the gate capacitance of Drive TFT is not enough as retention volume, the retention volume section 5910 may be formed. A numerical aperture cannot be dropped on forming retention volume 5910 in the bottom of a septum 5920, but sufficient retention volume can be obtained by it.

[0096] Furthermore, in the pixel of a configuration of that an example 2 and this example showed, the current value supplied to an EL element is controllable only by the electrical potential difference between the gate sources of TFT for a drive by operating TFT for a drive in a saturation region regardless of the electrical potential difference between source drains of TFT for a drive. In this case, since TFT for a drive does not need to add a current source circuit to the drive circuit really supplied on the outskirts of the pixel section of luminescence equipment by formation or external since it can function as a constant current source, it can contribute also to space-saving-ization of equipment.

[0097] As shown in [example 4] drawing 9 (A), when luminescence equipment is used as a display of electronic equipment, such as a cellular phone, it is built in the form of a module 901. Here, the gestalt which connected luminescence equipment and the substrate which mounted LSI for signal processing for driving luminescence equipment, memory, etc. is pointed out in a module 901.

[0098] It is shown in drawing 9 R> 9 (B), using a module 901 as a block diagram. A module 901 has a power supply section 911, the signal-control section 912, FPC913, and luminescence equipment 914. A power supply section 911 generates and supplies the power source of two or more desired electrical-potential-difference values to a source signal-line drive circuit, a gate signal line drive circuit, a light emitting device, etc. from the power source supplied from an external dc-battery, respectively. In the signal-control section 912, a video signal and a synchronizing signal are inputted, and various signals are changed so that processing may be possible with luminescence equipment 901, and also the clock signal for driving a source signal-line drive circuit and a gate signal line drive circuit etc. is generated.

[0099] Although the module 901 shown by this example is created independently, these may really be formed on a substrate and, as for luminescence equipment 914, and a power supply section 911 and the signal-control section 912, it may produce them.

[0100] Then, the detailed configuration of the luminescence equipment 914 contained in the module 901 shown in drawing 11 by drawing 9 is shown.

[0101] Luminescence equipment is constituted by the pixel section 1003, the source signal-line drive circuit 1004, the gate signal line drive circuits 1005 and 1006, and FPC1007 grade on a substrate 1001. Transparent materials, such as glass, are sufficient as the opposite substrate 1002, and a metallic material is sufficient as it. Between a substrate 1001 and the opposite substrate 1002, it may be sealed with a filler etc., and the drying agent for preventing degradation by the moisture of an EL element etc. further etc. may be enclosed.

[0102] A plan is shown in drawing 11 (B). The pixel section 1003 is arranged in a substrate center section, and the source signal-line drive circuit 1004 and the gate signal line drive circuits 1005 and 1006 are arranged at the periphery. The current supply source line 1011 and the counterelectrode contact 1013 grade are arranged around the source signal-line drive circuit 1004. The counterelectrode of an EL element is formed all over the pixel section, and opposite potential is given through FPC1007 by said counterelectrode contact 1013. The signal for driving the source signal-line drive circuit 1004 and the gate signal line drive circuits 1005 and 1006 and supply of a power source are performed from the exterior through FPC1007.

[0103] Moreover, as shown in drawing 11 (B), the sealant 1014 for sticking a substrate 1001 and the opposite substrate 1002 may be formed so that it may lap with a part of source signal-line drive circuits 1004 and gate

signal line drive circuits 1005 and 1006. If it does in this way, narrow picture frame-ization of luminescence equipment is expectable.

[0104] [Example 5] this example explains the example which produced luminescence equipment using this invention using drawing 19.

[0105] Drawing 19 is the plan of the luminescence equipment formed by closing the component substrate with which TFT was formed with a sealing material, and a sectional view [in / in drawing 19 (B) / A-A' of drawing 19 (A)] and drawing 19 (C) are the sectional views in B-B' of drawing 19 (A).

[0106] The sealant 4009 is formed as the pixel section 4002 prepared on the substrate 4001, the source signal-line drive circuit 4003, and the 1st and 2nd gate signal line drive circuits 4004a and 4004b are surrounded. Moreover, the sealing material 4008 is formed on the pixel section 4002, the source signal-line drive circuit 4003, and the 1st and 2nd gate signal line drive circuits 4004a and 4004b. Therefore, the pixel section 4002, the source signal-line drive circuit 4003, and the 1st and 2nd gate signal line drive circuits 4004a and 4004b are sealed with the filler 4210 by the substrate 4001, the sealant 4009, and the sealing material 4008. The sealant 4009 may be formed so that a part of source signal-line drive circuits 4003 and 1st and 2nd gate signal line drive circuits 4004a and 4004b may be overlapped.

[0107] Moreover, the pixel section 4002 prepared on the substrate 4001, the source signal-line drive circuit 4003, and the 1st and 2nd gate signal line drive circuits 4004a and 4004b have two or more TFT(s). In drawing 19 (B), TFT4202 typically contained in TFT (however, the N channel mold TFT and the P channel mold TFT are illustrated here)4201 and the pixel section 4002 which were formed on the substrate film 4010, and which are contained in the source signal-line drive circuit 4003 was illustrated.

[0108] On TFT4201 and 4202, an interlayer insulation film (flattening film) 4301 is formed, and the pixel electrode (anode plate) 4203 electrically connected with the drain of TFT4202 is formed on it. As a pixel electrode 4203, the large transparence electric conduction film of a work function is used. As transparence electric conduction film, the compound of indium oxide and the tin oxide, the compound of indium oxide and a zinc oxide, a zinc oxide, the tin oxide, or indium oxide can be used. Moreover, what added the gallium may be used for said transparence electric conduction film.

[0109] And an insulator layer 4302 is formed on the pixel electrode 4203, and, as for the insulator layer 4302, opening is formed on the pixel electrode 4203. In this opening, the organic luminous layer 4204 is formed on the pixel electrode 4203. The organic luminous layer 4204 can use a well-known organic luminescent material or an inorganic luminescent material. Moreover, whichever may be used although there are a low-molecular system (monomer system) ingredient and a macromolecule system (polymer system) ingredient in an organic luminescent material.

[0110] The formation approach of the organic luminous layer 4204 should just use a well-known vacuum evaporation technique or the applying method technique. Moreover, what is necessary is just to make structure of an organic luminous layer into a laminated structure or monolayer structure, combining freely a hole-injection layer, an electron hole transportation layer, a luminous layer, an electronic transportation layer, or an electron injection layer.

[0111] On the organic luminous layer 4204, the cathode 4205 which consists of electric conduction film (the electric conduction film which uses aluminum, copper, or silver as a principal component typically, or cascade screen of them and other electric conduction film) which has protection-from-light nature is formed. Moreover, as for the moisture which exists in the interface of cathode 4205 and the organic luminous layer 4204, or oxygen, eliminating as much as possible is desirable. Therefore, the device of forming the organic luminous layer 4204 in nitrogen or a rare-gas ambient atmosphere, and forming cathode 4205, making neither oxygen nor moisture touched is required. At this example, the above membrane formation is enabled by using the membrane formation equipment of a multi chamber method (cluster tool method). And the electrical potential difference predetermined in cathode 4205 is given.

[0112] The light emitting device 4303 which consists of the pixel electrode (anode plate) 4203, an organic luminous layer 4204, and cathode 4205 as mentioned above is formed. And the protective coat 4303 is formed on the insulator layer 4302 so that a light emitting device 4303 may be covered. The protective coat 4303 is effective for preventing oxygen, moisture, etc. entering into a light emitting device 4303.

[0113] 4005a is leading-about wiring connected to the power-source line, and is connected to the 1st electrode of TFT4202. Leading-about wiring 4005a passes along between a sealant 4009 and substrates 4001, and is electrically connected to the wiring 4301 for FPC which FPC4006 has through the anisotropic conductive film 4300.

[0114] As a sealing material 4008, glass material, metal material (typically stainless steel material), ceramic material, and plastics material (plastic film is also included) can be used. As plastics material, an FRP (Fiberglass-Reinforced-Plastics) plate, a PVF (polyvinyl fluoride) film, a Mylar film, polyester film, or an acrylic resin film can be used. Moreover, the sheet of the structure which sandwiched aluminium foil with the PVF film or the Mylar film can also be used.

[0115] However, covering material must be transparent when the direction of a light emission from a light emitting device goes to a covering material side. In that case, transparence matter like a glass plate, a plastic sheet, polyester film, or an acrylic film is used.

[0116] Moreover, the ultraviolet-rays hardening resin or heat-curing resin other than a gas with nitrogen, an argon, etc. inactive as a filler 4103 can be used, and PVC (polyvinyl chloride), an acrylic, polyimide, an epoxy resin, silicon resin, and PVB (polyvinyl BUCHIRARU) or EVA (ethylene vinyl acetate) can be used. In this example, nitrogen was used as a filler.

[0117] Moreover, in order to expose the filler 4103 to the matter which can adsorb the hygroscopic matter (preferably barium oxide) or oxygen, the matter 4207 which establishes a crevice 4007 in the field by the side of a sealing material's 4008 substrate 4001, and can adsorb the hygroscopic matter or oxygen is arranged. And the matter 4207 which can adsorb the hygroscopic matter or oxygen by the crevice covering material 4208 is held in the crevice 4007 so that the matter 4207 which can adsorb the hygroscopic matter or oxygen may not scatter. In addition, the crevice covering material 4208 is the shape of a fine mesh of an eye, and the matter 4207 with which air and moisture can adsorb through, the hygroscopic matter, or oxygen has composition which it does not let pass. Degradation of a light emitting device 4303 can be controlled by forming the matter 4207 which can adsorb the hygroscopic matter or oxygen.

[0118] Conductive film 4203a is formed so that it may touch on leading-about wiring 4005a, at the same time the pixel electrode 4203 is formed, as shown in drawing 19 (C).

[0119] Moreover, the anisotropic conductive film 4300 has conductive filler 4300a. By carrying out thermocompression bonding of a substrate 4001 and FPC4006, the wiring 4301 for FPC on conductive film 4203a and FPC4006 on a substrate 4001 is electrically connected by conductive filler 4300a.

[0120] In [example 6] this example, the making process of the luminescence equipment of a configuration of that examples 2 and 3 showed is explained using drawing 22. In addition, although only the pixel section is explained on the occasion of explanation, in the drive circuit section, a making process omits explanation here [this / not a limitation but here].

[0121] First, as shown in drawing 22 (A), the substrate film (not shown) which becomes with the oxidation silicon film, a silicon nitride film, or an oxidation silicon nitride film is formed on the substrate which consists of glass, such as barium borosilicate glass or alumino borosilicate glass. Then, patterning of the semi-conductor film which has amorphous structure is carried out to the configuration of a request of the crystalline substance semi-conductor film crystallized using the laser crystallizing method or the well-known heat crystallizing method, and the island-like semi-conductor layers 2201 and 2202 are obtained (drawing 22 (A)).

[0122] Then, wrap gate dielectric film (not shown) is formed for the island-like semi-conductor layers 2201 and 2202. Then, the electric conduction film for forming a gate electrode is formed using the alloy ingredient or compound ingredient which uses as a principal component the element chosen from Ta, W, Ti, Mo, aluminum, Cu, etc., or said element. Then, patterning is carried out to a desired configuration and the gate electrodes 2203 and 2204 (2203 serves as a gate signal line) are obtained (drawing 22 (B)).

[0123] Then, the insulator layer (not shown) which serves as flattening on the front face of a substrate is formed, and the pixel electrode 2205 is formed on it. About the pixel electrode 2205, when the screen is equivalent to the side front of drawing, it considers as a reflector, and when the screen is equivalent to the background of drawing, it considers as a transparent electrode with light transmission nature. As an ingredient of the former reflector, there is MgAg etc. and ITO etc. is typical as latter transparence electric conduction film. The pixel electrode 2205 also acquires a desired configuration by patterning, after forming the film which becomes with said ingredient.

[0124] Then, opening of the contact hole 2206 which reaches the semi-conductor layers 2201 and 2202 and the gate electrode 2204 is carried out, and wiring 2207-2209 (2207 become a source signal line inside and 2208 becomes a current supply source line) is formed. Here, as wiring 2209 and the pixel electrodes 2206 overlapped mutually, they have taken the contact (drawing 22 (C)).

[0125] Then, a septum (not shown) is formed between the adjoining pixels and opening of the part used as the luminescence area 2210 is carried out by etching (drawing 22 (D)). Then, EL layer is formed in an opening part and it completes into it.

[0126] Since the luminescence equipment using a [example 7] light emitting device is a spontaneous light type, compared with a liquid crystal display, it is excellent in the visibility in a bright location, and its angle of visibility is large. Therefore, it can use for the display of various electronic equipment.

[0127] As electronic equipment using the luminescence equipment of this invention, a video camera, a digital camera, A goggles mold display (head mount display), a navigation system, Sound systems (a car audio, audio component stereo, etc.), a note type personal computer, A game device, a Personal Digital Assistant (a mobile computer, a cellular phone, a handheld game machine, or digital book), The picture reproducer (equipment equipped with the display which specifically reproduces record media, such as Digital Versatile Disc (DVD), and can display the image) equipped with the record medium etc. is mentioned. Since importance is attached to the size of an angle of visibility, as for especially the Personal Digital Assistant with many opportunities to see a screen from across, it is desirable to use luminescence equipment. The example of these electronic equipment is shown in drawing 21.

[0128] Drawing 21 (A) is an EL display and contains a case 3001, susceptor 3002, a display 3003, the loudspeaker section 3004, and video input terminal 3005 grade. The luminescence equipment of this invention can be used for a display 3003. Since it is a spontaneous light type, luminescence equipment has an unnecessary back light, and it can be made into a display thinner than a liquid crystal display. In addition, as for a light emitting device display, all the displays for information displays the object for personal computers, the object for TV broadcast reception, for an advertising display, etc. are contained.

[0129] Drawing 21 (B) is a digital still camera, and contains a body 3101, a display 3102, the television section 3103, the actuation key 3104, the external connection port 3105, and shutter 3106 grade. The luminescence equipment of this invention can be used for a display 3102.

[0130] Drawing 21 (C) is a note type personal computer, and contains a body 3201, a case 3202, a display 3203, a keyboard 3204, the external connection port 3205, and pointing mouse 3206 grade. The luminescence equipment of this invention can be used for a display 3203.

[0131] Drawing 21 (D) is a mobile computer and contains a body 3301, a display 3302, a switch 3303, the actuation key 3304, and infrared port 3305 grade. The luminescence equipment of this invention can be used for a display 3302.

[0132] Drawing 21 (E) is the picture reproducer (specifically DVD regenerative apparatus) of the pocket mold equipped with the record medium, and contains a body 3401, a case 3402, a display A3403, a display B3404, the record-media (DVD etc.) reading section 3405, the actuation key 3406, and loudspeaker section 3407 grade. although a display A3403 mainly displays image information and a display B3404 mainly displays text — the luminescence equipment of this invention — these displays A and B — it can use for 3403 and 3404. In addition, a home video game machine machine etc. is contained in the picture reproducer equipped with the record medium.

[0133] Drawing 21 (F) is a goggles mold display (head mount display), and contains a body 3501, a display 3502, and the arm section 3503. The luminescence equipment of this invention can be used for a display 3502.

[0134] Drawing 21 (G) is a video camera and contains a body 3601, a display 3602, a case 3603, the external connection port 3604, the remote control receive section 3605, the television section 3606, a dc-battery 3607, the voice input section 3608, and actuation key 3609 grade. The luminescence equipment of this invention can be used for a display 3602.

[0135] Drawing 21 (H) is a cellular phone and contains a body 3701, a case 3702, a display 3703, the voice input section 3704, the voice output section 3705, the actuation key 3706, the external connection port 3707, and antenna 3708 grade. The luminescence equipment of this invention can be used for a display 3703. In addition, a display 3703 can stop the consumed electric current of a cellular phone by displaying a white alphabetic character on a black background.

[0136] In addition, if the luminescence brightness of an organic luminescent material will become high in the future, it will also become possible to carry out expansion projection of the light containing the outputted image information with a lens etc., and to use for the projector of a front mold or a rear mold.

[0137] Moreover, the above-mentioned electronic equipment displays more often the information distributed through electronic communication lines, such as the Internet and CATV (cable television), and its opportunity to display especially animation information has been increasing. Since the speed of response of an organic luminescent material is very high, luminescence equipment is desirable to a movie display.

[0138] Moreover, in order that the part which is emitting light may consume power, as for luminescence equipment, it is desirable to display information that the amount of light-emitting part decreases as much as possible. Therefore, when using luminescence equipment for the display which is mainly concerned with text like a

Personal Digital Assistant especially a cellular phone, or a sound system, it is desirable to drive so that text may be formed by part for a light-emitting part by making a nonluminescent part into a background.

[0139] As mentioned above, the applicability of this invention is very wide, and using for the electronic equipment of all fields is possible. Moreover, the electronic equipment of this example may use the luminescence equipment of which configuration shown in examples 1-6.

[0140]

[Effect of the Invention] Dispersion in TFT for a drive can make it hard to be able to use TFT which was excellent in the uniformity of the current characteristic in a saturation region by enlarging size of TFT for a drive and enlarging channel length L to channel width W as this invention as TFT for a drive of each pixel, and to influence the luminescence brightness of an EL element. Moreover, high numerical aperture-ization is expectable by arranging retention volume in the location which provides meals with the channel capacity of TFT for a drive, and overlaps the septum outside luminescence area.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 2] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 3] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 4] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 5] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 6] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 7] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 8] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 9] Drawing showing the example which the modularization of luminescence equipment and the circumference circuit is carried out, and is used for electronic equipment.

[Drawing 10] Drawing showing the sample layout of the pixel section produced using this invention.

[Drawing 11] Drawing showing the outline of luminescence equipment.

[Drawing 12] Drawing showing the example of 2 transistor mold pixel arranged by the conventional approach.

[Drawing 13] Drawing showing the channel capacity of surveyed TFT.

[Drawing 14] Drawing showing the IDS variation of surveyed TFT.

[Drawing 15] Drawing explaining the operating point of an EL element.

[Drawing 16] Drawing explaining degradation of the EL element in the case of being the case where the operating range of TFT for a drive is a linearity field, and a saturation region; and the effect on brightness.

[Drawing 17] Drawing explaining behavior of the charge in the channel circumference at the time of actuation of TFT.

[Drawing 18] Drawing explaining the element of the capacity in each part of TFT.

[Drawing 19] The plan and sectional view of luminescence equipment.

[Drawing 20] Drawing showing the matrix of 2 transistor mold pixel.

[Drawing 21] Drawing showing the example of the electronic equipment which can apply this invention.

[Drawing 22] Drawing which explains the making process of the pixel section simple.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-295793

(P2003-295793A)

(43) 公開日 平成15年10月15日 (2003. 10. 15)

(51) Int.Cl. ⁷	識別記号	F I	テマコード (参考)
G 0 9 F 9/30	3 3 8 3 6 5	G 0 9 F 9/30	3 3 8 3 K 0 0 7 3 6 5 Z 5 C 0 9 4
H 0 1 L 21/336 27/15 29/786		H 0 1 L 27/15 H 0 5 B 33/14 33/22	B 5 F 1 1 0 A Z
審査請求 有 請求項の数15 O L (全 22 頁) 最終頁に続く			

(21) 出願番号 特願2003-8719(P2003-8719)

(22) 出願日 平成15年1月16日 (2003. 1. 16)

(31) 優先権主張番号 特願2002-10848(P2002-10848)

(32) 優先日 平成14年1月18日 (2002. 1. 18)

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願2002-25065(P2002-25065)

(32) 優先日 平成14年2月1日 (2002. 2. 1)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 納 光明

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 安西 彩

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 小山 潤

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】 発光装置及び電子機器

(57) 【要約】

【課題】 T F T の特性ばらつきが画質に影響しにくく、かつ高開口率を実現する発光装置を提供する。

【解決手段】 本発明の発光装置は、画素部に大きな C s 部を設けず、駆動用 T F T のチャネル長とチャネル幅を大きくし、そのチャネル容量を C s として用いる。さらに、チャネル長はチャネル幅よりも大幅に大きくして飽和領域における電流特性を改善し、駆動用 T F T の V G S を高くすることによって所望のドレイン電流を得る。これにより、しきい値電圧のばらつきが駆動用 T F T のドレイン電流の値に影響しにくくすることが出来る。また、画素のレイアウトの際、隔壁の下に配線を配置し、配線の下に駆動用 T F T を配置することで、駆動用 T F T のサイズが大きくなっても開口率の低下を回避出来る。また、3トランジスタ型の場合スイッチング用 T F T 2つを直線状に配置することでさらに高開口率化が期待出来る。

(2)

【特許請求の範囲】

【請求項1】駆動用トランジスタと接続する発光素子を有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極と半導体層と、それらの間に設けられた絶縁膜によって設けられたことを特徴とする発光装置。

【請求項2】駆動用トランジスタと接続する発光素子を有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極とソース領域を形成する半導体層、あるいは前記駆動用トランジスタのゲート電極とドレイン領域を形成する半導体層と、前記ゲート電極と前記半導体層との間に設けられた絶縁膜によって設けられたことを特徴とする発光装置。

【請求項3】駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極と半導体層と、それらの間に設けられた絶縁膜によって設けられたことを特徴とする発光装置。

【請求項4】駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極とソース領域を形成する半導体層、あるいは前記駆動用トランジスタのゲート電極とドレイン領域を形成する半導体層と、前記ゲート電極と前記半導体層との間に設けられた絶縁膜によって設けられたことを特徴とする発光装置。

【請求項5】駆動用トランジスタと接続する発光素子を有する画素を、複数個備えた発光装置であって、前記ソース信号線と、前記電流供給線と、前記駆動用トランジスタとはいずれも、前記複数の画素の隣接する発光エリアを隔てる位置に形成された絶縁膜と重なり合う位置に配置されていることを特徴とする発光装置。

【請求項6】駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記ソース信号線と、前記電流供給線と、前記駆動用トランジスタとはいずれも、前記複数の画素の隣接する発光エリアを隔てる位置に形成された絶縁膜と重なり合う位置に配置されていることを特徴とする発光装置。

【請求項7】請求項3、請求項4、請求項6のいずれか1項において、前記スイッチング用トランジスタと前記消去用トランジスタとは、

2

前記スイッチング用トランジスタのソース領域におけるある一点とドレイン領域におけるある一点および、前記消去用トランジスタのソース領域におけるある一点とドレイン領域におけるある一点が、いずれも1つの直線上に含まれる位置に配置されていることを特徴とする発光装置。

【請求項8】請求項5もしくは請求項6において、前記駆動用トランジスタは、前記ソース信号線の一部あるいは、前記電流供給線の一部と重なり合う位置に配置されていることを特徴とする発光装置。

【請求項9】請求項1乃至請求項8のいずれか1項において、前記駆動用トランジスタのチャネル領域を形成する半導体層は、U字状、S字状、渦巻状、あるいはミアンダ状に形成されていることを特徴とする発光装置。

【請求項10】請求項1乃至請求項9のいずれか1項において、前記駆動用トランジスタのチャネル長がL、チャネル幅がWであるとき、

$L \times W > 200 \mu\text{m}^2$ であることを特徴とする発光装置。

【請求項11】請求項1乃至請求項10のいずれか1項において、前記駆動用トランジスタのゲート・ソース間電圧が V_{GS} 、ソース・ドレイン間電圧が V_{DS} 、しきい値電圧が V_{th} であるとき、 $|V_{DS}| < |V_{GS}| - |V_{th}|$ となるように駆動されることを特徴とする発光装置。

【請求項12】請求項1乃至請求項10のいずれか1項において、前記駆動用トランジスタのゲート・ソース間電圧が V_{GS} 、ソース・ドレイン間電圧が V_{DS} 、しきい値電圧が V_{th} であるとき、 $|V_{DS}| \geq |V_{GS}| - |V_{th}|$ 、かつ $|V_{GS}|$ が、4V以上14V以下となるように駆動されることを特徴とする発光装置。

【請求項13】請求項10乃至請求項12のいずれか1項において、前記駆動用トランジスタのチャネル長がL、チャネル幅がWであるとき、 $L > 5W$ であることを特徴とする発光装置。

【請求項14】請求項1乃至請求項13のいずれか1項において、前記駆動用トランジスタのチャネル長がL、チャネル幅がWであるとき、R、G、Bの発光色を有するそれぞれの画素が有する前記駆動用トランジスタにおける L/W は互いに異なることを特徴とする発光装置。

【請求項15】請求項1乃至請求項14のいずれか1項に記載の発光装置を用いたことを特徴とする電子機器。

3

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、エレクトロルミネッセンス(Electro Luminescence: EL)素子および、薄膜トランジスタ(以下TFTと表記)を基板上に作り込んで形成された電子表示装置の駆動方法に関する。特に半導体素子(半導体薄膜を用いた素子)を用いた発光装置に関する。また発光装置を表示部に用いた電子機器に関する。

【0002】なお、本明細書中では、EL素子とは、一重項励起子からの発光(蛍光)を利用するものと、三重項励起子からの発光(燐光)を利用するものの両方を示すものとする。

【0003】

【従来の技術】近年、自発光型素子として、EL素子を有した発光装置の開発が活発化している。発光装置は、液晶表示装置と異なり自発光型である。EL素子是一对の電極(陽極と陰極)間にEL層が挟まれた構造となっている。発光装置の型式としては、パッシブマトリクス型とアクティブマトリクス型とがあるが、高解像度化に伴う画素数の増加や動画表示のため、高速な動作が要求されるものに関しては、アクティブマトリクス型が向いている。

【0004】アクティブマトリクス型有機ELパネルの各画素には電圧を保持するために、保持容量(Cs)部が設けられている。実際の画素構成例を図12(A)に示す。また、図12(B)は等価回路を示している。特許文献1で開示されているように、Cs部が大きく、その分有機ELの発光面積が小さくなってしまふ。Cs部の他にも画素を構成するTFT・配線・コンタクト・隔壁などの形状や数、配置の仕方が発光面積を小さくしてしまう要因となっている。発光面積が小さくなることによって、電流密度が高くなり、有機ELの信頼性が著しく低下する。

【0005】また、無理に開口率を稼ごうとして、開口部を複雑な形状にしまうと、有機EL発光部のシュリンクを助長してしまうこともある。ここで、EL発光部のシュリンクとは、EL層が物理的に収縮する状態ではなく、EL素子の有効面積(EL素子が発光している部分の面積)が、端部より徐々に縮小していく状態をいう。つまり、開口部の形状が複雑になると、開口部の面積に対して、端部の長さがより長くなり、したがってシュリンクを助長することになってしまう。

【0006】

【特許文献1】 特開平8-234683号

【0007】

【発明が解決しようとする課題】図20に、アクティブマトリクス型EL表示装置の画素部の構成の例を示す。点線枠2300で囲まれた部分が画素部であり、その中に複数の画素を有する。点線枠2310で囲まれた部分

(3)

4

が1画素である。

【0008】ゲート信号線駆動回路から選択信号が入力されるゲート信号線(G1、G2、・・・、Gy)は、各画素が有するスイッチング用TFT2301のゲート電極に接続されている。また、各画素が有するスイッチング用TFT2301のソース領域とドレイン領域は、一方がソース信号線駆動回路から信号が入力されるソース信号線(S1～Sx)に、他方が駆動用TFT2302のゲート電極に接続されている。各画素の有する駆動用TFT2302のソース領域とドレイン領域の一方は電流供給線(V1、V2、・・・、Vx)に、他方は、各画素が有するEL素子2304の一方の電極に接続されている。また、表示期間中に、駆動用TFT2302のゲート・ソース間電圧を保持するための容量手段2303を各画素に設けていても良い。

【0009】EL素子2304は、陽極と、陰極と、陽極と陰極の間に設けられたEL層とを有する。EL素子2304の陽極が駆動用TFT2302のソース領域またはドレイン領域と接続している場合、EL素子2304の陽極が画素電極、陰極が対向電極となる。逆に、EL素子2304の陰極が駆動用TFT2302のソース領域またはドレイン領域と接続している場合、EL素子2304の陰極が画素電極、陽極が対向電極となる。

【0010】なお、本明細書において、対向電極の電位を対向電位という。なお、対向電極に対向電位を与える電源を対向電源と呼ぶ。画素電極の電位と対向電極の電位の電位差がEL駆動電圧であり、このEL駆動電圧が、画素電極と対向電極とに挟まれたEL層に印加される。

【0011】このような発光装置の階調表示方法として、アナログ階調方式と、デジタル階調方式が挙げられる。デジタル階調方式としては面積階調や時間階調方式がある。

【0012】アナログ階調方式とデジタル階調方式のそれぞれの場合において、Csを設ける場合の値について説明する。

【0013】アナログ階調方式の場合は一般的に、1フレーム期間に1回、各画素にアナログ映像信号が書き込まれる。各画素へのアナログ映像信号入力はアナログ電圧、あるいはアナログ電流によって行われる。アナログ電圧の場合は、書き込まれたアナログ電圧がそのまま各画素の保持容量に蓄えられ、1フレーム期間(フレーム周波数60Hzの場合1フレーム期間の長さは16.66ms)そのアナログ電圧を保持しなくてはならない。アナログ電流の場合は書き込まれた電流が各画素内で一旦アナログ電圧に変換される。そのアナログ電圧を1フレーム期間保持しなくてはならない。

【0014】また、デジタル階調方式の場合は、前述のように、デジタル映像信号を1フレーム期間に複数(n)回書き込む必要がある。4ビット階調ならn=4回以

50

(4)

5

上、6ビット階調なら $n=6$ 回以上となる。したがって、1フレーム期間を n 個に分割した内、最も長いサブフレームの間保持できなくてはならない。

【0015】続いて、駆動用TFTとEL素子の関係について説明する。

【0016】図15(A)に示すように、各画素の電流供給線・対向電源間には駆動用TFT1505とEL素子1506が直列に接続されている。EL素子1506に流れる電流は、図15(B)の駆動用TFTの V_d-I_d 曲線とEL素子の $V-I$ 曲線の交点が動作点となり、そのときの駆動用TFT1505のソース・ドレイン間電圧とEL素子1505の両電極間の電圧に従って、電流が流れる。

【0017】駆動用TFT1505のゲート・ソース間電圧($|V_{GS}|$)が、ソース・ドレイン間電圧($|V_{DS}|$)よりも大きい値電圧分以上大きいと、駆動用TFT1505は線形領域で動作(定電圧駆動)し、それよりも小さいと、駆動用TFT1505は飽和領域で動作(定電流駆動)する。

【0018】駆動用TFT1505を線形領域で動作させる場合、すなわち動作点における駆動用TFT1505の動作が線形領域に含まれる場合は、駆動用TFT1505の $|V_{DS}|$ がEL素子1506の両電極間の電圧($|V_{EL}|$)に比べて遥かに小さく、駆動用TFT1505の特性ばらつきが、EL素子1506を流れる電流に殆ど影響しない。しかし、温度変化や経時変化によってEL素子1506の抵抗が変化してしまうと、電流もその影響を受け変化してしまう。例えば、図16(A)に示すように、EL素子1506が劣化し、その電圧-電流特性が1601から1602へと変化すると、動作点もまた、1603から1604へと変化する。このとき、駆動用TFT1505が線形領域で動作していると、動作点の移動に伴い、 ΔI_D だけ、EL素子1506を流れる電流値が減少することになる。したがって輝度が低下する。

【0019】これに対し、駆動用TFT1505を飽和領域で動作させた場合では、図16(B)に示すように、EL素子の劣化によってEL素子1506の電圧-電流特性が1611から1612へと変化しても、駆動用TFT1505のドレイン電流(I_{DS})が一定のため、動作点が1613から1614に変化しても、EL素子1506には一定の電流が流れる。そのため、輝度の変動が駆動用TFT1505を線形領域で動作させたときと比べて少ない。

【0020】駆動用TFTのチャネル長・チャネル幅の設定や、駆動用TFTやEL素子の特性・駆動電圧によっては動作点を全て飽和領域に持ってくることも出来る。

【0021】しかし、駆動用TFT1505を飽和領域で動作させた場合では、EL素子1506に流れる電流

6

値を決めているのはTFTの $V_{GS}-I_{DS}$ 特性のみに依存するため、駆動用TFT1505の特性が各画素でばらつくと、そのままEL素子1506の発光輝度のばらつきに反映される。また、保持期間中の V_{GS} の変化も流れる電流に大きく影響する。飽和領域における I_{DS} は、式(1)で表される。

【0022】

【数1】

$$I_{DS} = \frac{\beta}{2} (V_{GS} - |V_{th}|)^2 \quad \cdots \text{式(1)}$$

【0023】スイッチング用TFT1504のオフリーク電流により、駆動用TFT1505のゲート電極の電荷はソース信号線1501にリークし、それにとまって駆動用TFTの $|V_{GS}|$ が変化するため、 I_{DS} も変化してしまう。よって、スイッチング用TFT1504からの電荷のリークによる、駆動用TFTの V_{GS} 損失を補うための容量が必要となる。これを保持容量と呼んでいい。保持容量の大きさは、駆動用TFTの $V_{GS}-I_{DS}$ 特性と、EL素子1506の輝度が1階調分変化するのに伴う電流値の変化量 ΔI_{EL} の関係で決まる。式(1)からもわかるように、 I_{DS} は V_{GS} の2乗に比例するため、 $|V_{GS}|$ の変化に対して I_{DS} は大変敏感である。 ΔI_{EL} から、駆動用TFT1505に許容される V_{GS} の変化量 ΔV_{GS} を求める。必要な保持容量の大きさはスイッチング用TFTのオフリーク電流値 I_{off} 、および保持時間から、式(2)(3)を用いて決定する。ここで Δt は微小時間、 ΔV_{GS} は、駆動用TFT1505のゲート・ソース間電圧の増分である。

【0024】

【数2】

$$I_{off} = \frac{CA V_{GS}}{\Delta t} \quad \cdots \text{式(2)}$$

【0025】

【数3】

$$Cs = I_{off} \frac{\Delta t}{\Delta V_{GS}} \quad \cdots \text{式(3)}$$

【0026】1フレーム期間に複数回の書き込み動作を行うデジタル階調方式に比べて、アナログ階調方式は1フレームに1回しか書き込まれないので、保持時間が長くなり、より大きな保持容量が必要となる。

【0027】また、前述の理由から各画素の駆動用TFTのチャネル長は長く保つ必要があり、駆動用TFTサイズが大きくなることにより開口率が下がってしまう。

【0028】本発明は、前述の課題を鑑みてなされたものであり、駆動用TFTのばらつきが映像の画質に影響しにくく、かつ高開口率を実現する発光装置を提供することを課題とする。

【0029】

【課題を解決するための手段】課題を解決するために、本発明では以下のような手段を講じた。

(5)

7

【0030】本発明の発光装置においては、画素部に、大きなCs部を設けず、駆動用TFTのチャネル長・チャネル幅を大きくし、駆動用TFTのゲート電極と、チャネル形成領域との間の容量(チャネル容量)をCsとして利用する。

【0031】図18のように、TFT電極はゲート絶縁膜1803を挟んで、ゲート電極1804、ソース電極1807、ドレイン電極1808で構成されている。そのため各端子間、ゲート電極1804・ソース電極1807・ソース領域1802a間にはゲート・ソース間容量1811、1812が、ゲート電極1804・ドレイン電極1808・ドレイン領域1802b間にはゲート・ドレイン間容量1813、1814が本質的に存在する。

【0032】TFTをONさせるのに必要なゲート・ソース間電圧が、TFTのゲート電極1804とソース領域1802a間に印加されれば、チャネル形成領域1809内にチャネル1810が形成されドレイン電流が流れる。この時ゲート電極1804とチャネル間にチャネル容量1815が発生する。

【0033】ゲート電極1804、ソース電極1807、ドレイン電極1808の電圧条件によってチャネル領域は変化するため、チャネル容量も変化する。

【0034】電圧条件によるチャネル領域の変化を、図17を用い説明する。ここにはPチャネル型TFTを例として用いた。

【0035】図17の(B)のように、TFTがOFF状態の場合、チャネル形成領域1704にチャネルは形成されないため、チャネル容量は無視出来る。

【0036】次に、図17(C)のように、TFTを線形領域で動作する場合、ソース・ドレイン間全面にチャネル1706が形成され、正孔はソースからドレインに向けて直線的に減少するように分布する。チャネル形成領域の半導体全表面に正孔が存在するため、充分なチャネル容量が確保出来る。

【0037】次に、図17(D)のように、TFTを飽和領域で動作する場合、チャネル1706は形成されるが、ドレイン側の半導体表面には正孔の分布がない状態になる。しかし、ソース側の半導体表面には正孔が存在するため、ゲート・ソース間に充分な容量が確保出来る。

【0038】また、画素のレイアウトを行う際に、隔壁の下に配線を配置し、配線の下に駆動用TFTを配置することで、駆動用TFTのサイズが大きくなっても開口率を稼ぐことが出来る。また、3トランジスタ型の場合スイッチング用TFTと消去用TFTを直線状に配置することで開口率を稼ぎ、シンプルな開口部にする事が出来る。ここで直線状とは必ずしも厳密に一直線でもよい。開口率を上げることによりEL素子を同じ輝度にしても電流密度が下がり、劣化速度が遅くなる。ま

8

た、シンプルな開口部にすることでEL素子のシュリンクの影響を受けにくくなる。

【0039】本発明の構成を以下に記す。

【0040】本発明の発光装置は、駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極と半導体層とそれらの間に設けられた絶縁膜によって設けられたことを特徴としている。

【0041】本発明の発光装置は、駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量部は、前記駆動用トランジスタのゲート電極とソース領域を形成する半導体層、あるいは前記駆動用トランジスタのゲート電極とドレイン領域を形成する半導体層と、前記ゲート電極と前記半導体層との間に設けられた絶縁膜によって設けられたことを特徴としている。

【0042】本発明の発光装置は、発光素子を備えた複数の画素を有し、前記複数の画素はそれぞれ、ソース信号線と、第1および第2のゲート信号線と、電流供給線と、スイッチング用トランジスタと、消去用トランジスタと、駆動用トランジスタとを有する発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量は、前記駆動用トランジスタのゲート電極とチャネル形成領域との間の容量によって設けられたことを特徴としている。

【0043】本発明の発光装置は、発光素子を備えた複数の画素を有し、前記複数の画素はそれぞれ、ソース信号線と、第1および第2のゲート信号線と、電流供給線と、スイッチング用トランジスタと、消去用トランジスタと、駆動用トランジスタとを有する発光装置であって、前記駆動用トランジスタのゲート・ソース間電圧を保持するための容量は、前記駆動用トランジスタのゲート電極とソース領域との間、あるいは前記駆動用トランジスタのゲート電極とドレイン領域との間の容量とによって設けられたことを特徴としている。

【0044】本発明の発光装置は、駆動用トランジスタと接続する発光素子と、スイッチング用TFTと、消去用TFTとを有する画素を、複数個備えた発光装置であって、前記ソース信号線と、前記電流供給線と、前記駆動用トランジスタとはいずれも、前記複数の画素の隣接する発光エリアを隔てる位置に形成された絶縁膜と重なり合う位置に配置されていることを特徴としている。

【0045】本発明の発光装置は、発光素子を備えた複数の画素を有し、前記複数の画素はそれぞれ、ソース信号線と、第1および第2のゲート信号線と、電流供給線と、スイッチング用トランジスタと、駆動用トランジスタとを有する画素を、複数個備えた発光装置であって、前記ソース信号線と、前記電流供給線と、前記駆動用トランジスタとはいずれも、前記複数の画素の隣接する発光エリアを隔てる位置に形成された絶縁膜と重なり合う位置に配置されていることを特徴としている。

(6)

9

タとを有する発光装置であって、前記ソース信号線と、前記電流供給線と、前記駆動用トランジスタとはいずれも、前記複数の画素の隣接する発光エリアを隔てる位置に形成された絶縁膜と重なり合う位置に配置されていることを特徴としている。

【0046】本発明の発光装置において、前記スイッチング用トランジスタと前記消去用トランジスタとは、前記スイッチング用トランジスタのソース領域におけるある一点とドレイン領域におけるある一点および、前記消去用トランジスタのソース領域におけるある一点とドレイン領域におけるある一点が、いずれも1つの直線上に含まれる位置に配置されていることを特徴としている。

【0047】本発明の発光装置において、前記駆動用トランジスタは、前記ソース信号線の一部あるいは、前記電流供給線の一部と重なり合う位置に配置されていることを特徴としている。

【0048】本発明の発光装置において、前記駆動用トランジスタのチャネル領域を形成する半導体層は、U字状、S字状、渦巻状、あるいはミアンダ状に形成されていることを特徴としている。

【0049】本発明の発光装置において、前記駆動用トランジスタのチャネル長が L 、チャネル幅が W であるとき、 $L \times W > 200 \mu m^2$ であることを特徴としている。

【0050】本発明の発光装置において、前記駆動用トランジスタのゲート・ソース間電圧が V_{GS} 、ソース・ドレイン間電圧が V_{DS} 、しきい値電圧が V_{th} であるとき、 $|V_{DS}| < |V_{GS}| - |V_{th}|$ となるように駆動されることを特徴としている。

【0051】本発明の発光装置において、前記駆動用トランジスタのゲート・ソース間電圧が V_{GS} 、ソース・ドレイン間電圧が V_{DS} 、しきい値電圧が V_{th} であるとき、 $|V_{DS}| \geq |V_{GS}| - |V_{th}|$ となるように駆動されることを特徴としている。

【0052】本発明の発光装置において、前記駆動用トランジスタのゲート・ソース間電圧が、4V以上14V以下となるように駆動されることを特徴としている。

【0053】本発明の発光装置において、前記駆動用トランジスタのチャネル長が L 、チャネル幅が W であるとき、 $L > 5W$ であることを特徴としている。

【0054】本発明の発光装置において、前記駆動用のトランジスタのチャネル長が L 、チャネル幅が W であるとき、R、G、Bの発光色を呈するそれぞれの画素が有する前記駆動用トランジスタにおける L/W はそれぞれ異なることを特徴としている。

【0055】

【発明の実施の形態】

【0056】【実施形態1】まず図1を用いて説明する。ここでの発光装置は、フルカラー表示をするものとし、それぞれ、赤色を発光する画素(R)の駆動用TFT

10

のソース領域とドレイン領域のうちの一方は赤色用の電流供給線に接続されていて、緑色を発光する画素(G)の駆動用TFTのソース領域とドレイン領域のうちの一方は緑色用の電流供給線に接続されていて、青色を発光する画素(B)の駆動用TFTのソース領域とドレイン領域のうちの一方は青色用の電流供給線に接続されている。RGBそれぞれのEL素子はストライプ状に塗り分けられる。

【0057】図1では隔壁は発光エリア5007以外の領域を覆っていて、隔壁5020のうち、前記ストライプと平行な方向に設けられた隔壁が塗り分けマージンとなる。この時、塗り分けマージン用の隔壁がある場所は発光エリアに用いることができないので、隔壁の下にソース信号線5001と電流供給線5003を配置する。次に、ソース信号線5001と電流供給線5003の下に駆動用TFT5005を配置する。この時隣り合う画素が有するソース信号線や電流供給線の下であっても良い。

【0058】このような配置としたとき、駆動用TFTのゲート電極は、電流供給線の一部と重なり合うように配置される。電流供給線は、常に一定電位に固定されているため、駆動用TFTのゲート電極と、電流供給線との間の容量を、 C_s の一部として利用することも出来る。

【0059】駆動用TFT5005は保持容量を兼ね、更に特性バラツキを抑えるために、チャネル長×チャネル幅が大きくなっている。しかし、駆動用TFT5005を塗り分けマージン用隔壁の下に配置することでチャネル長×チャネル幅が大きくなっても開口率が低くなることを避けることが出来る。

【0060】【実施形態2】次に、画素を構成するTFTが3トランジスタ型の場合は、駆動用TFTを除く、スイッチング用TFTと消去用TFTの2つを直線状に配置することで開口率を稼ぎ、更にシンプルな開口部にすることが出来る。開口部をシンプルに、より長方形に近い形にすることでシュリンクの影響を少なくすることが出来る。

【0061】【実施形態3】また、駆動用TFTのチャネル長とチャネル幅を決める際は、なるべくチャネル長×チャネル幅を大きくとることを目標とし、駆動用TFTを飽和領域で動作させる場合はチャネル幅に比べチャネル長を長くし、 V_{GS} がしきい値電圧の影響を受けにくい値にする必要がある。チャネル長を大きくすることで駆動用TFTの飽和領域特性もよりフラットになる。この時、 V_{GS} を大きくしすぎると消費電力が大きくなる事や、駆動用TFTの耐圧が問題となるため、 $|V_{GS}|$ を4V以上14V以下の間になるようにチャネル長・チャネル幅を調整すると良い。

【0062】実施形態1～3によって、駆動用TFTのサイズを大きくし、かつチャネル幅 W に対してチャネル

(7)

11

長 L を大きくすることによって、飽和領域における電流特性の均一さに優れたTFTを、それぞれの画素の駆動用TFTとして用いることが出来、かつ駆動用TFTのばらつきがEL素子の発光輝度に影響しにくくすることが出来る。

【0063】さらに、保持容量を、駆動用TFTのチャネル容量によってまかない、かつ発光エリア外の隔壁と重なり合う位置に配置することによって、高開口率化が期待出来る。

【0064】【実施形態4】EL素子においては、一般的にはR、G、Bそれぞれで発光効率が異なり、したがって均一な輝度を得るのに必要な電流値も異なる。因って駆動用TFTの電流能力が全て同一である場合、電流値に差をつけるには V_{gs} に差をつける必要がある。故にR、G、BそれぞれのEL素子の発光効率の差が大きい場合には V_{gs} の差が大きくなり電圧設定が困難になる場合がある。

【0065】この場合は、R、G、Bそれぞれで、駆動用TFTのチャネル長/チャネル幅を変え、電流能力を調整すれば良い。またこの際、駆動用TFTチャネル長、チャネル幅を駆動用TFTが塗り分けマージン用隔壁の領域を出ない範囲で調整することでRGBで開口率が同一となる。また、RGBそれぞれの、チャネル長×チャネル幅が大きくなるよう調整することで、チャネル容量が十分に確保できる。

【0066】

【実施例】以下に、本発明の実施例について記載する。

【0067】【実施例1】図13に、実測したPチャネル型TFTのゲート・ソース間容量、ゲート・ドレイン容量の値を示す。 V_{GS} は $-6V$ とし、 V_{DS} を $16V \sim -16V$ まで変化させている。 V_{DS} がおよそ $-5V$ から、それよりも低くなる領域で、飽和領域となっている。図13(A)と(B)との和が駆動用TFTの容量となる。

【0068】図17(C)で説明したように、駆動用TFTを線形領域で駆動させた場合、半導体全表面にチャネルが形成されるため、十分な容量が確保出来る。

【0069】駆動用TFTを飽和領域で駆動させた場合は、図17(C)で説明したようにドレイン領域側にはチャネルが形成されず、図13(b)で見えるようにゲート・ドレイン間容量は0に近い値となる。しかし、ソース領域側にはチャネルが形成されるため、図13(a)で見えるようにゲート・ソース間容量で充分まかなうことが出来る。したがって、駆動用TFTを飽和領域で駆動させたい場合は、駆動用TFTにPチャネル型を使うと十分なチャネル容量が確保出来る。

【0070】上記説明から、各画素内で大きな C_s 部を設けず、駆動用TFTのチャネル容量を利用することで開口率を稼ぐことが出来る。また、チャネル長×チャネル幅が大きくなることで、駆動用TFTを構成する半導体の結晶性のバラツキが平均化されること等によって、

12

素子自体の I_{on} バラツキも低減される。

【0071】また、駆動用TFTを飽和領域で駆動させる場合でも各画素での駆動用TFTの $V_{gs}-I_{ds}$ 特性のバラツキが問題となる。その場合、EL素子に流す電流はそのままチャネル幅よりもチャネル長を充分大きくすることで、飽和領域の飽和特性も改善される。反面チャネル長を大きくしたことによって、ELに供給される電流値が減少するので、 V_{GS} を高くすることで、所望の電流をEL素子に供給するようにする。従って V_{GS} がしきい値を充分上回る値となることで、 V_{GS} がしきい値バラツキの影響を受けにくくなり、 I_{DS} バラツキをより低減することが出来る。チャネル長を長くすることで飽和特性が良いと飽和領域内では I_{DS} がほぼ一定になっているため、EL素子の劣化などにより抵抗が変化しても同じ電流量がEL素子に供給される。

【0072】図14には、チャネル長×チャネル幅を大きくし、チャネル幅に対してチャネル長を充分大きくしたTFTの実測した I_{ds} のバラツキを示す。

【0073】 $|V_{GS}|$ を $5V$ 、 $|V_{DS}|$ を $8V$ と固定し、チャネル長・チャネル幅の異なる素子について、それぞれ複数の素子を用いて I_{DS} を測定した。図14で分かるように、 I_{DS} のバラツキは、チャネル形成領域の面積(チャネル長×チャネル幅)を大きくすることによって抑えることが出来る。また、図14の $|V_{GS}|$ $5V$ と $8V$ を比較すると、 V_{GS} が V_{th} を大きく上回ると、より I_{DS} のバラツキを抑えられることが分かる。

【0074】【実施例2】ここでは図1を用い、2トランジスタ型の画素の構成・レイアウトについて説明する。

【0075】図1の画素はソース信号線5001、ゲート信号線5002、電流供給線5003、スイッチング用TFT5004、駆動用TFT5005、画素電極5006、発光エリア5007以外を覆う隔壁で構成されていて、スイッチング用TFT5004のゲート電極はゲート信号線5002と接続され、ソース側はソース信号線5001と接続され、ドレイン側は駆動用TFT5005のゲート電極と接続されている。また、駆動用TFT5005のソース側は電流供給線5003と接続され、ドレイン側は画素電極5006と接続されている。

【0076】発光エリア5007以外を覆う隔壁のうち、隣接する左右の画素の間に設けられた隔壁は、RGBを塗り分ける際に必要とされる塗り分けマージンとなる。隣り合って隣接する左右の画素間に設けられる隔壁の幅は、 $30\mu m$ 前後とするのが望ましい。

【0077】この時、塗り分けマージン用の隔壁は発光エリアとしては用いることができないため、幅 $30\mu m$ の下にソース信号線5001と電流供給線5003を配置する。次に、ソース信号線5001と電流供給線5003の下に駆動用TFT5005を配置する。この時隣り合う画素が有するソース信号線や電流供給線の下であ

13

っても良い。

【0078】また、保持容量は駆動用TFT5005の、半導体層5014とゲート電極5016の間にあるゲート絶縁膜5015で作られるチャネル容量で兼ねることが出来る。

【0079】この時保持時間の短いデジタル階調で、保持時間が1ms、駆動用TFTの $I_{off}=1\text{pA}$ とし、EL素子の発光輝度が1階調変化する時の駆動用TFTの V_{gs} の変化量 ΔV_{gs} は0.02V程度とする。式(3)より、その時必要な保持容量は50fFとなる。ゲート絶縁膜5015の厚さを120nmとし、比誘電率を4とすると、チャネル長×チャネル幅=200 μm^2 で約60fFのチャネル容量となる。したがって、十分な容量を作るため、駆動用TFT5005のチャネル長×チャネル幅は200 μm^2 以上であることが望ましい。

【0080】また、駆動用TFT5005のチャネル長×チャネル幅が大きい程、素子自体のバラツキも低減されるので、なるべく大きくなることを目標とすると良い。

【0081】駆動用TFT5005を飽和領域で駆動させる場合は、チャネル幅に比べチャネル長を大きくし、 V_{gs} がしきい値の影響を受けにくい値にすると良い。この時、チャネル長/チャネル幅が5以上であることが望ましい。チャネル長を大きくすることで駆動用TFTの飽和領域特性もよりフラットになる。しかし、 V_{GS} を大きくしすぎると消費電力が大きくなる事や、駆動用TFTの耐圧が問題となるため、 $|V_{GS}|$ を4V以上14V以下の間になるようにチャネル長とチャネル幅を調整すると良い。

【0082】駆動用TFT5005のチャネル長を長くするため、半導体層5014のように縦方向にまっすぐさせると良い。開口率を落とさず、駆動用TFT5005のチャネル長を長くでき、チャネル幅もある程度大きくすることが出来る。

【0083】開口率が高いと、EL素子に対する電流密度が低くなり長寿命化に繋がり、開口部もシンプルな形になっているため、シュリンクの影響も受けにくくなる。

【0084】スイッチング用TFT5004は図ではダブルゲートになっているが、シングルゲートでも良いし、3本以上のマルチゲートでも良い。

【0085】図2(A)は図1(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図2(A)中、 $\alpha-\alpha'$ 間の断面を示したものが図2(B)である。駆動用TFT5105のように半導体層を縦方向に蛇行させても良い。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5105のチャネル長をより長くすることが出来る。

【0086】図3(A)は図1(A)における半導体層に代

(8)

14

えて、パターンニング形状の異なる半導体層とした例である。図3(A)中、 $\alpha-\alpha'$ 間の断面を示したものが図3(B)である。駆動用TFT5205のように半導体層をU字型にしても良い。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5205のチャネル長をより長くし、チャネル幅もある程度大きくすることが出来る。

【0087】図4(A)は図1(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図4(A)中、 $\alpha-\alpha'$ 間の断面を示したものが図4(B)である。駆動用TFT5305のように半導体層をミアンド形状としても良い。ここで、ミアンドとは、「meander: 曲がりくねって流れる」という意味を有し、ミアンド形状とは、半導体層の形状が曲がりくねっている様子を指す。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5305のチャネル長をより長くし、チャネル幅もある程度大きくすることが出来る。

【0088】【実施例3】ここでは図5を用い、3トランジスタ型の画素の構成・レイアウトについて説明する。

【0089】SES駆動をする場合の消去用トランジスタ5506を追加し、ゲート電極に消去用の信号を入力する第2のゲート信号線5503が接続され、ソース電極と電流供給線5504が接続され、ドレイン電極とスイッチング用TFT5505のドレイン電極・駆動用TFT5507のゲート電極が接続されている。

【0090】3トランジスタ型の場合、スイッチング用TFT5505と消去用TFT5506の2つのTFTを、第1のゲート信号線5502と第2のゲート信号線5503の間に、横に並べ直線状に配置する。スイッチング用TFT5505のドレイン領域と消去用TFT5506のドレイン領域を重ねても良い。この時、スイッチング用TFT5505のソース領域のある一点とドレイン領域のある一点と消去用TFT5506のソース領域のある一点とドレイン領域のある一点が1つの直線上に並ぶように配置する。

【0091】上記のように配置することで開口率を上げ、開口部もシンプルな形状にすることが出来る。

【0092】図6(A)は図5(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図6(A)中、 $\alpha-\alpha'$ 間の断面を示したものが図6(B)である。駆動用TFT5607のように半導体層を縦方向に蛇行させても良い。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5607のチャネル長をより長くすることが出来る。

【0093】図7(A)は図5(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図7(A)中、 $\alpha-\alpha'$ 間の断面を示したものが図7(B)である。駆動用TFT5707のように半導体層を

(9)

15

U字型にしても良い。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5707のチャネル長をより長くし、チャネル幅もある程度大きくすることが出来る。

【0094】図8(A)は図5(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図8(A)中、 $\alpha - \alpha'$ 間の断面を示したものが図8(B)である。駆動用TFT5807のように半導体層をミアンド形状にしても良い。半導体層をこのような形状とすることで、開口率を落とさず、駆動用TFT5807のチャネル長をより長くし、チャネル幅もある程度大きくすることが出来る。

【0095】図10(A)は図5(A)における半導体層に代えて、パターンニング形状の異なる半導体層とした例である。図10(A)中、 $\alpha - \alpha'$ 間の断面を示したものが図10(B)である。駆動TFTの半導体層の大きさを5907のようにし、保持容量が駆動TFTのゲート容量だけでは充分でない場合は保持容量部5910を形成しても良い。保持容量5910を隔壁5920の下に形成することで、開口率を落とさず、充分な保持容量を得ることが出来る。

【0096】さらに、実施例2および本実施例にて示した構成の画素においては、駆動用TFTを飽和領域で動作させることによって、駆動用TFTのソース・ドレイン間電圧に関係なく、駆動用TFTのゲート・ソース間電圧のみによって、EL素子に供給する電流値を制御することが出来る。この場合、駆動用TFTは定電流源として機能することが出来るため、発光装置の画素部周辺に一体形成、もしくは外付けで供給される駆動回路に電流源回路を追加する必要がないため、装置の省スペース化にも貢献出来る。

【0097】【実施例4】図9(A)に示すように、携帯電話等の電子機器の表示部として発光装置が使用される場合は、モジュール901という形で内蔵される。ここで、モジュール901とは、発光装置と、発光装置を駆動するための信号処理用LSI、メモリ等を実装した基板とを接続した形態を指す。

【0098】モジュール901をブロック図として、図9(B)に示す。モジュール901は、電源部911、信号制御部912、FPC913、発光装置914を有する。電源部911は、外部バッテリーより供給される電源より、ソース信号線駆動回路、ゲート信号線駆動回路、発光素子等に、それぞれ所望の複数の電圧値の電源を生成し、供給する。信号制御部912には、映像信号、同期信号が入力され、発光装置901にて処理が出来るように、各種信号の変換を行う他、ソース信号線駆動回路、ゲート信号線駆動回路を駆動するためのクロック信号等を生成する。

【0099】本実施例にて示したモジュール901は、発光装置914と、電源部911および信号制御部912

16

2とは独立して作成されているが、これらを基板上に一体形成して作製しても良い。

【0100】続いて、図11に、図9にて示したモジュール901に含まれる発光装置914の詳細な構成について示す。

【0101】発光装置は、基板1001上に画素部1003、ソース信号線駆動回路1004、ゲート信号線駆動回路1005、1006、FPC1007等によって構成される。対向基板1002は、ガラス等の透明材料でも良いし、金属材料でも良い。基板1001と対向基板1002との間は、充填材等によって密閉され、さらにEL素子の水分による劣化等を防止するための乾燥剤等が封入される場合もある。

【0102】図11(B)に、上面図を示す。基板中央部には、画素部1003が配置され、その周辺部には、ソース信号線駆動回路1004、ゲート信号線駆動回路1005、1006が配置されている。ソース信号線駆動回路1004の周辺には、電流供給線1011、対向電極コンタクト1013等が配置されている。EL素子の対向電極は、画素部全面に形成されており、前記対向電極コンタクト1013によってFPC1007を通じ、対向電位が与えられる。ソース信号線駆動回路1004、ゲート信号線駆動回路1005、1006を駆動するための信号、および電源の供給は、FPC1007を通じて、外部より行われる。

【0103】また、基板1001と対向基板1002とを貼り合わせるためのシール材1014は、図11(B)に示すように、ソース信号線駆動回路1004、ゲート信号線駆動回路1005、1006の一部に重なるように形成されていても良い。このようにすると、発光装置の狭額縁化が期待出来る。

【0104】【実施例5】本実施例では、本発明を用いて発光装置を作製した例について、図19を用いて説明する。

【0105】図19は、TFTが形成された素子基板をシーリング材によって封止することによって形成された発光装置の上面図であり、図19(B)は、図19(A)のA-A'における断面図、図19(C)は図19(A)のB-B'における断面図である。

【0106】基板4001上に設けられた画素部4002と、ソース信号線駆動回路4003と、第1及び第2のゲート信号線駆動回路4004a、4004bとを囲むようにして、シール材4009が設けられている。また画素部4002と、ソース信号線駆動回路4003と、第1及び第2のゲート信号線駆動回路4004a、4004bとの上にシーリング材4008が設けられている。よって画素部4002と、ソース信号線駆動回路4003と、第1及び第2のゲート信号線駆動回路4004a、4004bとは、基板4001とシール材4009とシーリング材4008とによって、充填材421

(10)

17

0で密封されている。シール材4009は、ソース信号線駆動回路4003と、第1及び第2のゲート信号線駆動回路4004a、4004bとの一部と重なり合うように設けられていても良い。

【0107】また基板4001上に設けられた画素部4002と、ソース信号線駆動回路4003と、第1及び第2のゲート信号線駆動回路4004a、4004bとは、複数のTFTを有している。図19(B)では代表的に、下地膜4010上に形成された、ソース信号線駆動回路4003に含まれるTFT(但し、ここではNチャネル型TFTとPチャネル型TFTを図示する)4201及び画素部4002に含まれるTFT4202を図示した。

【0108】TFT4201及び4202上には層間絶縁膜(平坦化膜)4301が形成され、その上にTFT4202のドレインと電氣的に接続する画素電極(陽極)4203が形成される。画素電極4203としては仕事関数の大きい透明導電膜が用いられる。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることが出来る。また、前記透明導電膜にガリウムを添加したものをを用いても良い。

【0109】そして、画素電極4203の上には絶縁膜4302が形成され、絶縁膜4302は画素電極4203の上に開口部が形成されている。この開口部において、画素電極4203の上には有機発光層4204が形成される。有機発光層4204は公知の有機発光材料または無機発光材料を用いることが出来る。また、有機発光材料には低分子系(モノマー系)材料と高分子系(ポリマー系)材料があるがどちらを用いても良い。

【0110】有機発光層4204の形成方法は公知の蒸着技術もしくは塗布法技術を用いれば良い。また、有機発光層の構造は正孔注入層、正孔輸送層、発光層、電子輸送層または電子注入層を自由に組み合わせて積層構造または単層構造とすれば良い。

【0111】有機発光層4204の上には遮光性を有する導電膜(代表的にはアルミニウム、銅もしくは銀を主成分とする導電膜またはそれらと他の導電膜との積層膜)からなる陰極4205が形成される。また、陰極4205と有機発光層4204の界面に存在する水分や酸素は極力排除しておくことが望ましい。従って、有機発光層4204を窒素または希ガス雰囲気中で形成し、酸素や水分に触れさせないまま陰極4205を形成するといった工夫が必要である。本実施例ではマルチチャンバー方式(クラスターツール方式)の成膜装置を用いることで上述のような成膜を可能とする。そして陰極4205は所定の電圧が与えられている。

【0112】以上のようにして、画素電極(陽極)4203、有機発光層4204及び陰極4205からなる発光素子4303が形成される。そして発光素子4303を

18

覆うように、絶縁膜4302上に保護膜4303が形成されている。保護膜4303は、発光素子4303に酸素や水分等が入り込むのを防ぐのに効果的である。

【0113】4005aは電源線に接続された引き回し配線であり、TFT4202の第1の電極に接続されている。引き回し配線4005aはシール材4009と基板4001との間を通り、異方導電性フィルム4300を介してFPC4006が有するFPC用配線4301に電氣的に接続される。

10 【0114】シーリング材4008としては、ガラス材、金属材(代表的にはステンレス材)、セラミックス材、プラスチック材(プラスチックフィルムも含む)を用いることが出来る。プラスチック材としては、FRP(Fiberglass-Reinforced-Plastics)板、PVF(ポリビニルフルオライド)フィルム、マイラーフィルム、ポリエステルフィルムまたはアクリル樹脂フィルムを用いることが出来る。また、アルミニウムホイルをPVFフィルムやマイラーフィルムで挟んだ構造のシートを用いることも出来る。

20 【0115】但し、発光素子からの光の放射方向がカバー材側に向かう場合にはカバー材は透明でなければならない。その場合には、ガラス板、プラスチック板、ポリエステルフィルムまたはアクリルフィルムのような透明物質を用いる。

【0116】また、充填材4103としては窒素やアルゴンなどの不活性な気体の他に、紫外線硬化樹脂または熱硬化樹脂を用いることができ、PVC(ポリビニルクロライド)、アクリル、ポリイミド、エポキシ樹脂、シリコン樹脂、PVB(ポリビニルブチラル)またはEVA(エチレンビニルアセテート)を用いることが出来る。本実施例では充填材として窒素を用いた。

【0117】また充填材4103を吸湿性物質(好ましくは酸化バリウム)もしくは酸素を吸着しうる物質にさらしておくために、シーリング材4008の基板4001側の面に凹部4007を設けて吸湿性物質または酸素を吸着しうる物質4207を配置する。そして、吸湿性物質または酸素を吸着しうる物質4207が飛び散らないように、凹部カバー材4208によって吸湿性物質または酸素を吸着しうる物質4207は凹部4007に保持されている。なお凹部カバー材4208は目の細かいメッシュ状になっており、空気や水分は通し、吸湿性物質または酸素を吸着しうる物質4207は通さない構成になっている。吸湿性物質または酸素を吸着しうる物質4207を設けることで、発光素子4303の劣化を抑制出来る。

【0118】図19(C)に示すように、画素電極4203が形成されると同時に、引き回し配線4005a上に接するように導電性膜4203aが形成される。

【0119】また、異方導電性フィルム4300は導電性フィラー4300aを有している。基板4001とF

50

(11)

19

PC4006とを熱圧着することで、基板4001上の導電性膜4203aとFPC4006上のFPC用配線4301とが、導電性フィラー4300aによって電気的に接続される。

【0120】〔実施例6〕本実施例においては、実施例2、3にて示した構成の発光装置の作製工程について、図22を用いて説明する。なお、説明に際しては画素部のみについて説明するが、駆動回路部においては、作製工程はこの限りではなく、ここでは説明を省略する。

【0121】まず、図22(A)に示すように、バリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラス等のガラスからなる基板上に、酸化珪素膜、窒化珪素膜、もしくは酸化窒化珪素膜でなる下地膜(図示せず)を形成する。その後、非晶質構造を有する半導体膜をレーザ結晶化法や公知の熱結晶化法を用いて結晶化した結晶質半導体膜を所望の形状にパターンニングし、島状半導体層2201、2202を得る(図22(A))。

【0122】続いて、島状半導体層2201、2202を覆うゲート絶縁膜(図示せず)を形成する。その後、Ta、W、Ti、Mo、Al、Cu等から選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料を用いて、ゲート電極を形成するための導電膜を形成する。その後、所望の形状にパターンニングし、ゲート電極2203、2204(2203はゲート信号線を兼ねる)を得る(図22(B))。

【0123】続いて、基板表面の平坦化を兼ねる絶縁膜(図示せず)を形成し、その上に画素電極2205を形成する。画素電極2205については、表示面が図の表側にあたる場合には反射電極とし、表示面が図の裏側にあたる場合には、光透過性のある透明電極とする。前者の反射電極の材料としては、MgAg等があり、後者の透明導電膜としては、ITO等が代表的である。画素電極2205もまた、前記材料でなる膜を形成した後、パターンニングにより所望の形状を得る。

【0124】その後、半導体層2201、2202、ゲート電極2204に達するコンタクトホール2206を開口し、配線2207~2209(うち、2207はソース信号線、2208は電流供給線となる)を形成する。ここで、配線2209と、画素電極2206とは、互いに重なり合うようにして接点を取っている(図22(C))。

【0125】続いて、隣接する画素の間に隔壁(図示せず)を形成し、発光エリア2210となる部分をエッチングにより開口する(図22(D))。その後、開口部分にEL層を形成して完成する。

【0126】〔実施例7〕発光素子を用いた発光装置は自発光型であるため、液晶ディスプレイに比べ、明るい場所での視認性に優れ、視野角が広い。従って、様々な電子機器の表示部に用いることが出来る。

【0127】本発明の発光装置を用いた電子機器とし

20

て、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンボ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc(DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。特に、斜め方向から画面を見る機会が多い携帯情報端末は、視野角の広さが重要視されるため、発光装置を用いることが望ましい。それら電子機器の具体例を図21に示す。

【0128】図21(A)はELディスプレイであり、筐体3001、支持台3002、表示部3003、スピーカー部3004、ビデオ入力端子3005等を含む。本発明の発光装置は表示部3003に用いることが出来る。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることが出来る。なお、発光素子表示装置は、パソコン用、TV放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【0129】図21(B)はデジタルスチルカメラであり、本体3101、表示部3102、受像部3103、操作キー3104、外部接続ポート3105、シャッター3106等を含む。本発明の発光装置は表示部3102に用いることが出来る。

【0130】図21(C)はノート型パーソナルコンピュータであり、本体3201、筐体3202、表示部3203、キーボード3204、外部接続ポート3205、ポインティングマウス3206等を含む。本発明の発光装置は表示部3203に用いることが出来る。

【0131】図21(D)はモバイルコンピュータであり、本体3301、表示部3302、スイッチ3303、操作キー3304、赤外線ポート3305等を含む。本発明の発光装置は表示部3302に用いることが出来る。

【0132】図21(E)は記録媒体を備えた携帯型の画像再生装置(具体的にはDVD再生装置)であり、本体3401、筐体3402、表示部A3403、表示部B3404、記録媒体(DVD等)読込部3405、操作キー3406、スピーカー部3407等を含む。表示部A3403は主として画像情報を表示し、表示部B3404は主として文字情報を表示するが、本発明の発光装置はこれら表示部A、B3403、3404に用いることが出来る。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0133】図21(F)はゴーグル型ディスプレイ(ヘッドマウントディスプレイ)であり、本体3501、表示部3502、アーム部3503を含む。本発明の発光装置は表示部3502に用いることが出来る。

(12)

21

【0134】図21(G)はビデオカメラであり、本体3601、表示部3602、筐体3603、外部接続ポート3604、リモコン受信部3605、受像部3606、バッテリー3607、音声入力部3608、操作キー3609等を含む。本発明の発光装置は表示部3602に用いることが出来る。

【0135】図21(H)は携帯電話であり、本体3701、筐体3702、表示部3703、音声入力部3704、音声出力部3705、操作キー3706、外部接続ポート3707、アンテナ3708等を含む。本発明の発光装置は表示部3703に用いることが出来る。なお、表示部3703は黒色の背景に白色の文字を表示することで携帯電話の消費電流を抑えることが出来る。

【0136】なお、将来的に有機発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【0137】また、上記電子機器はインターネットやCATV(ケーブルテレビ)などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。有機発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

【0138】また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

【0139】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また、本実施例の電子機器は実施例1～6に示したいずれの構成の発光装置を用いても良い。

【0140】

【発明の効果】本発明のとおり、駆動用TFTのサイズを大きくし、かつチャンネル幅Wに対してチャンネル長Lを大きくすることによって、飽和領域における電流特性の均一性に優れたTFTを、それぞれの画素の駆動用TFTとして用いることが出来、かつ駆動用TFTのばらつきがEL素子の発光輝度に影響しにくくすることが出来る。また、保持容量を、駆動用TFTのチャンネル容量によってまかない、かつ発光エリア外の隔壁と重なり合う位置に配置することによって、高開口率化が期待出来

22

る。

【図面の簡単な説明】

【図1】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図2】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図3】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図4】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図5】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図6】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図7】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図8】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図9】 発光装置と周辺回路とがモジュール化されて電子機器に用いられている例を示す図。

【図10】 本発明を用いて作製される画素部のレイアウト例を示す図。

【図11】 発光装置の概略を示す図。

【図12】 従来方法によってレイアウトされた2トランジスタ型画素の例を示す図。

【図13】 実測したTFTのチャンネル容量を示す図。

【図14】 実測したTFTの I_{DS} バラツキを示す図。

【図15】 EL素子の動作点を説明する図。

【図16】 駆動用TFTの動作範囲が線形領域である場合と飽和領域である場合とにおける、EL素子の劣化と輝度への影響を説明する図。

【図17】 TFTの動作時における、チャンネル周辺での電荷の振る舞いについて説明する図。

【図18】 TFTの各部における容量の要素について説明する図。

【図19】 発光装置の上面図および断面図。

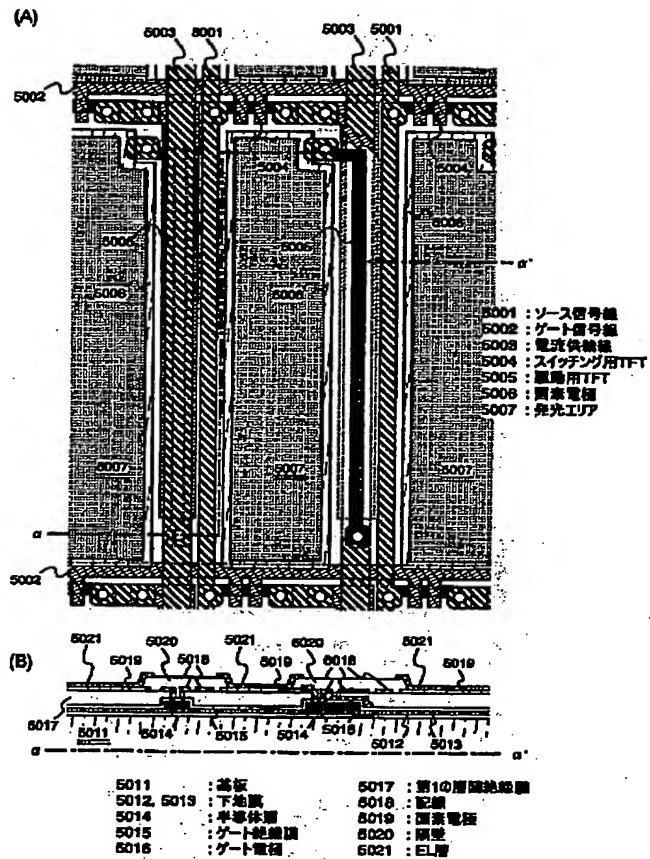
【図20】 2トランジスタ型画素のマトリクスを示す図。

【図21】 本発明が適用可能な電子機器の例を示す図。

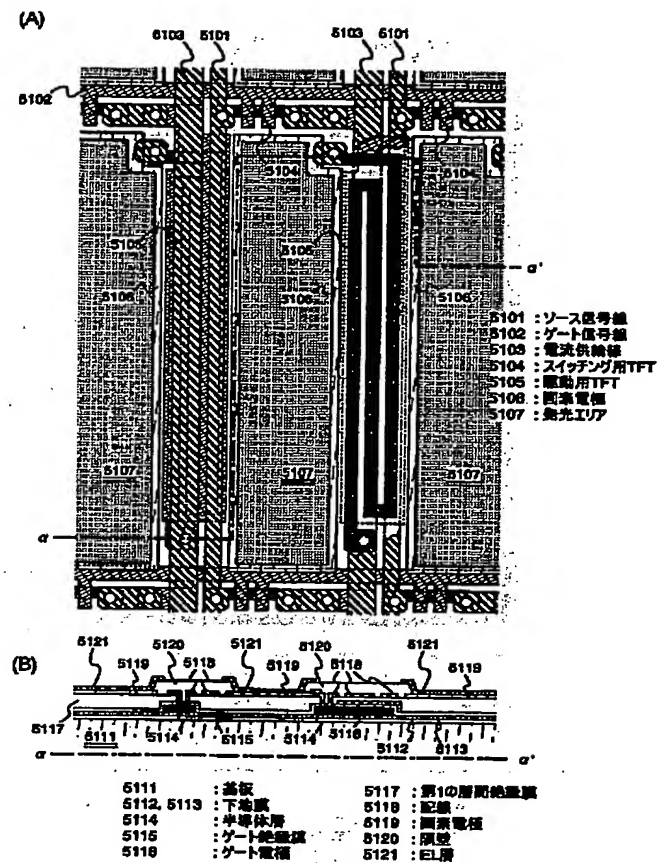
【図22】 画素部の作製工程を簡略に説明する図。

(13)

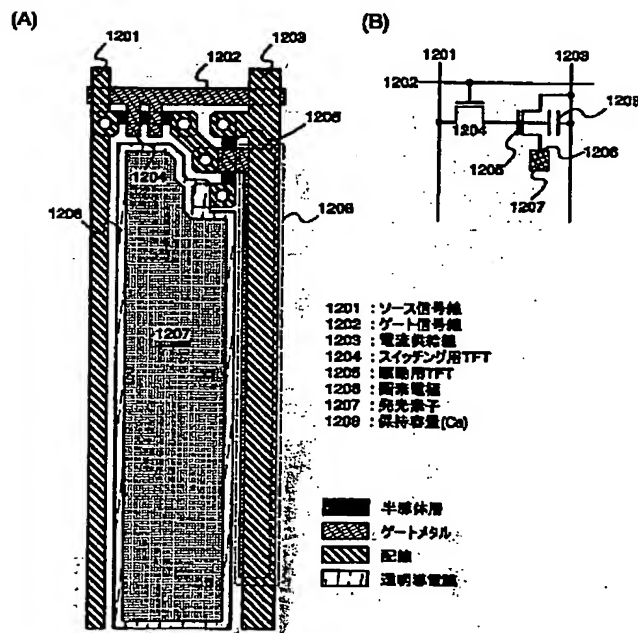
【図1】



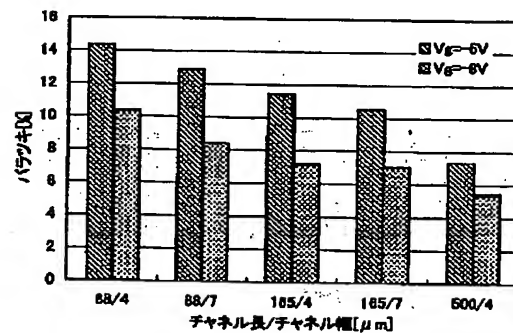
【図2】



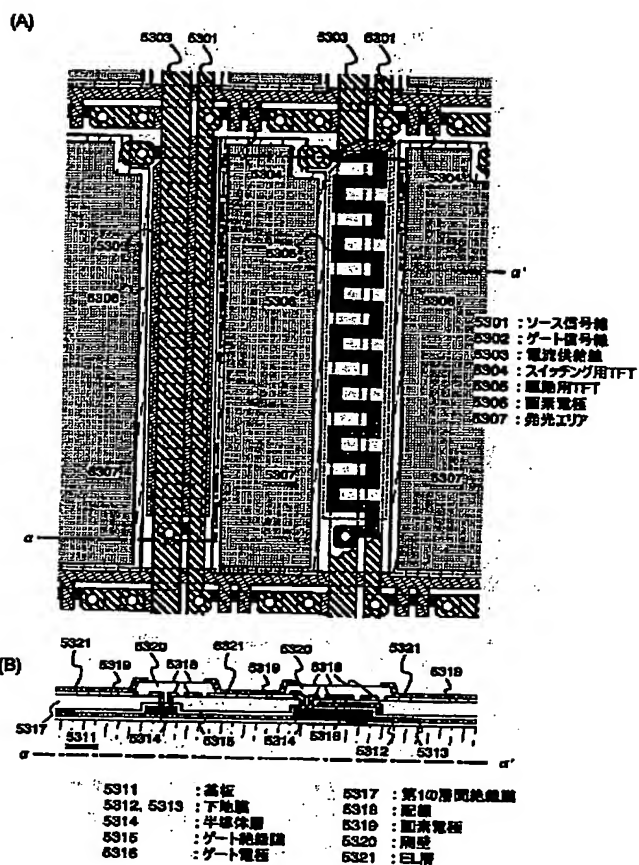
【図12】



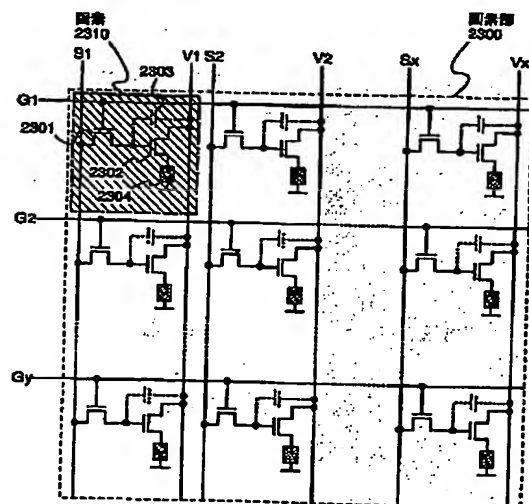
【図14】



【図4】

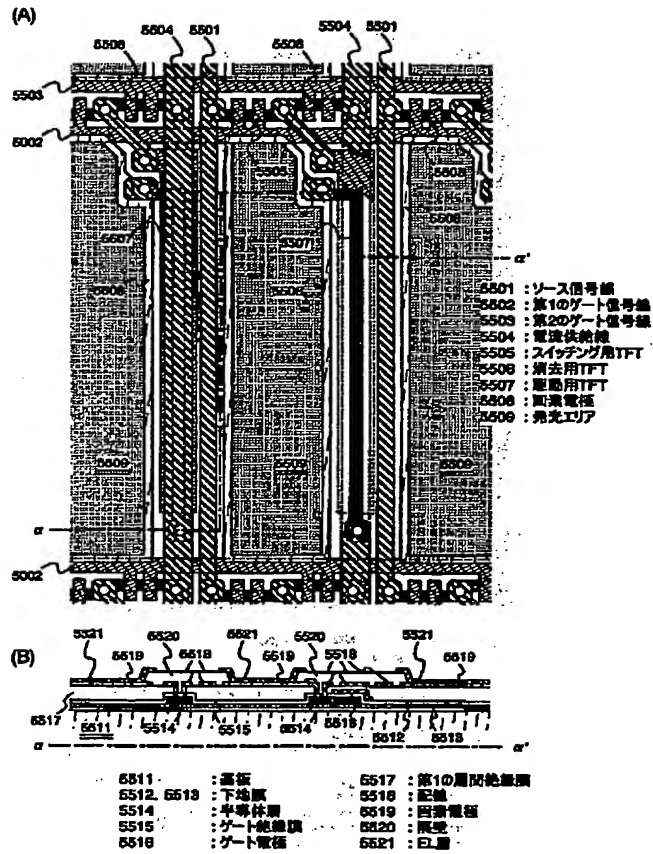


【図 20】

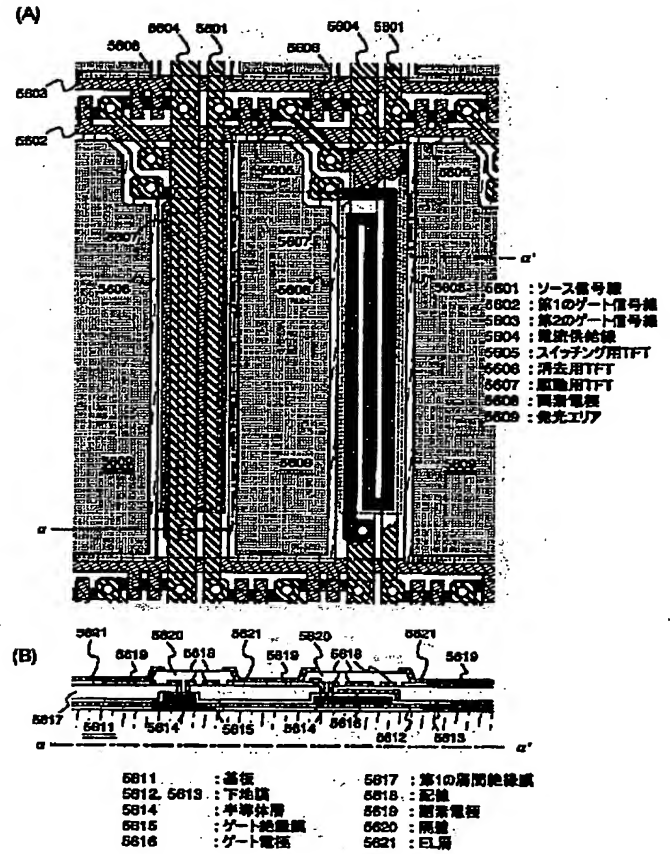


(15)

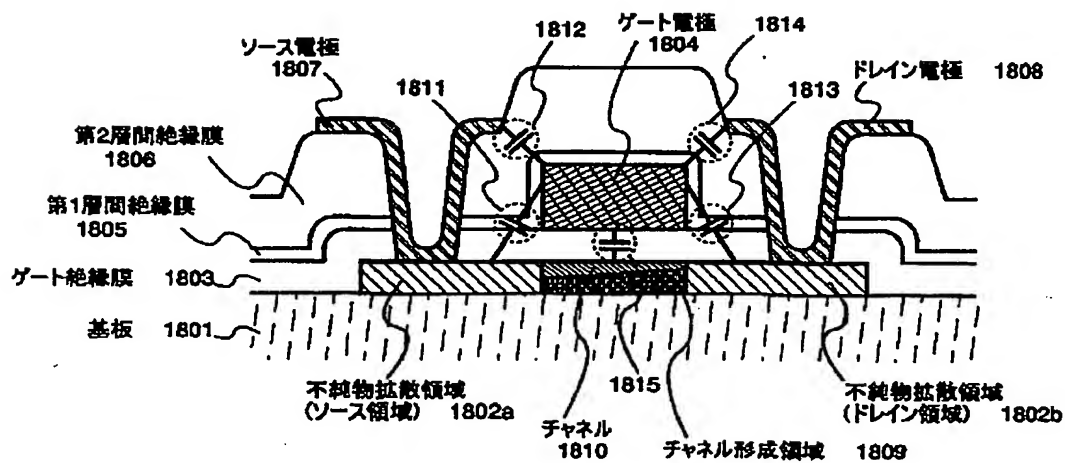
【図5】



【図6】



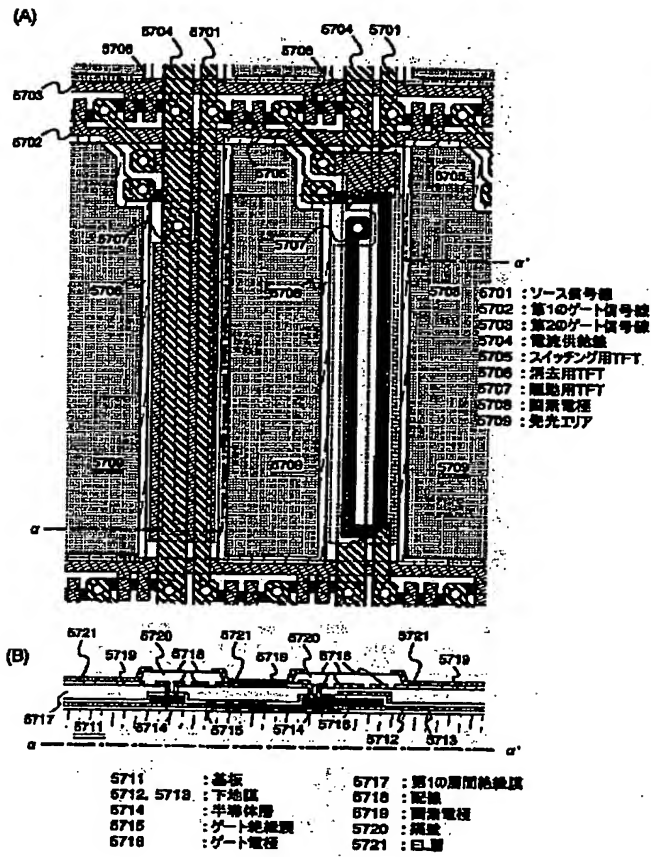
【図18】



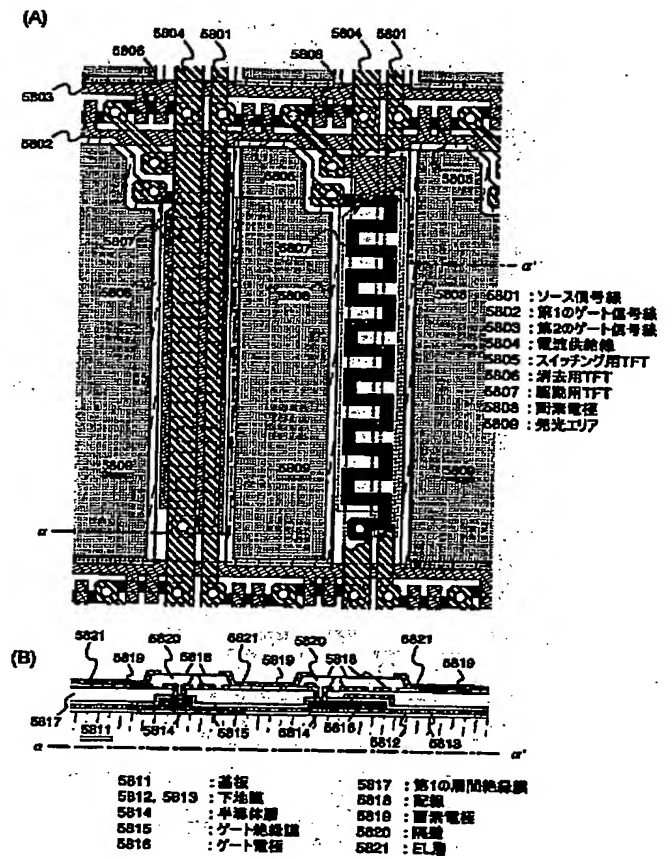
1811, 1812 : ゲート・ソース間容量
1813, 1814 : ゲート・ドレイン間容量
1815 : チャネル容量

(16)

【図7】

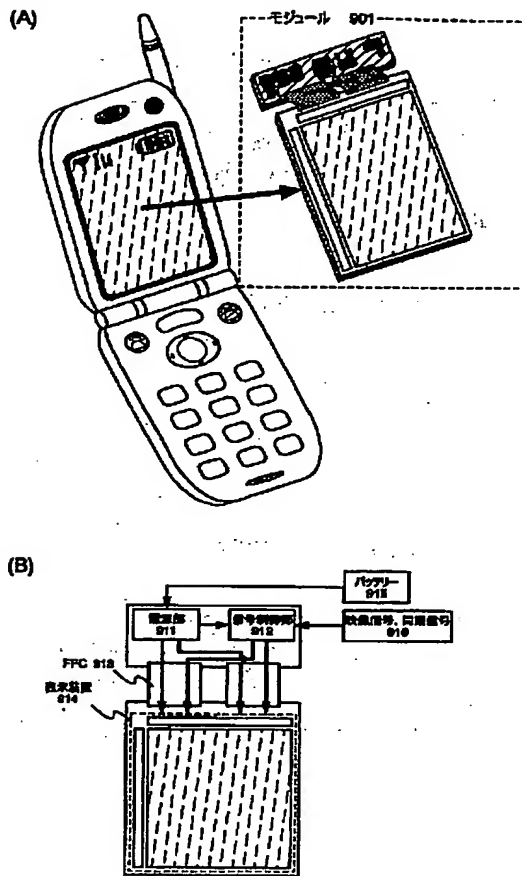


【図8】

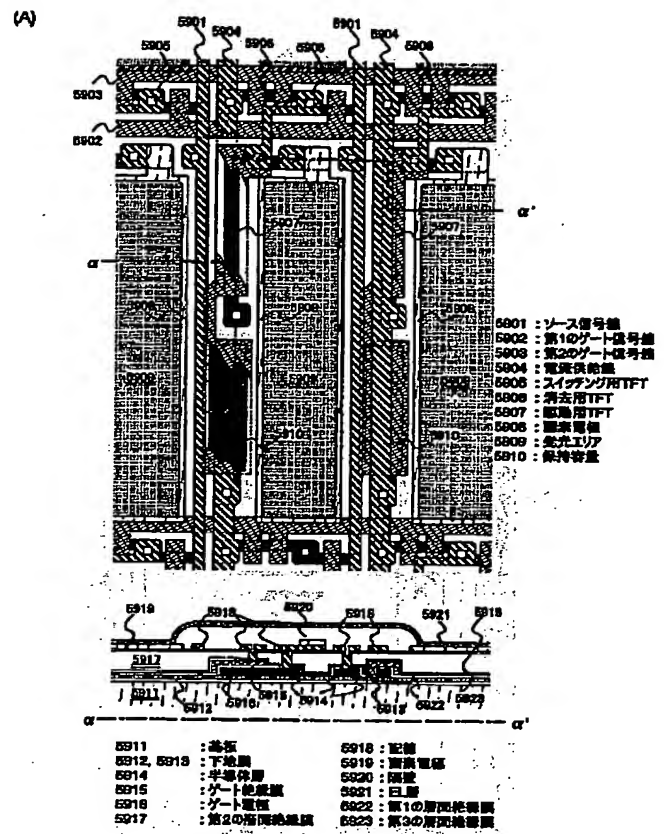


(17)

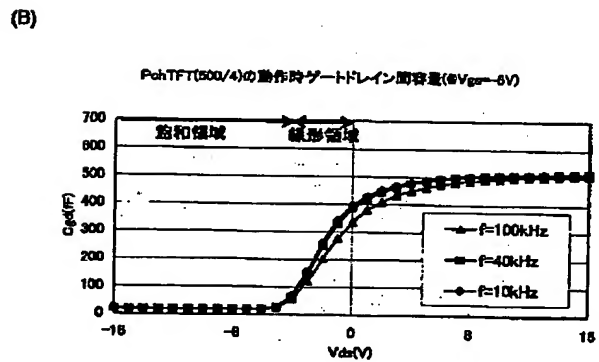
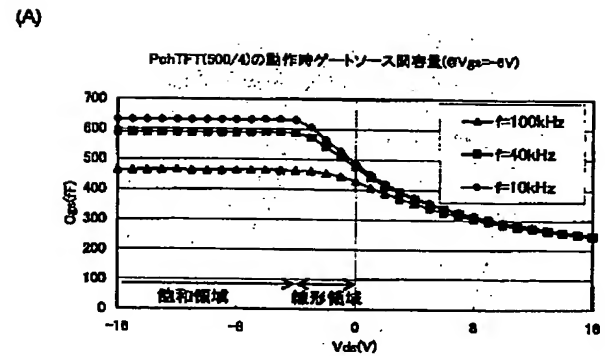
【図 9】



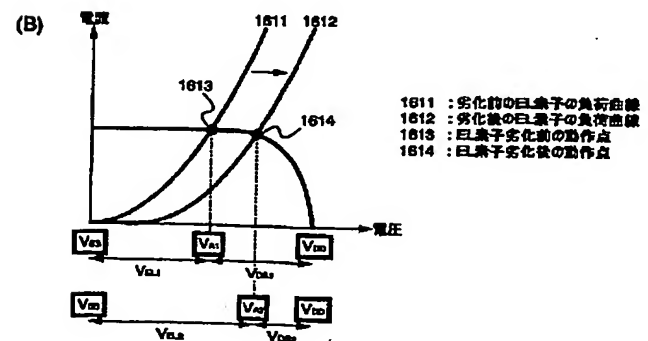
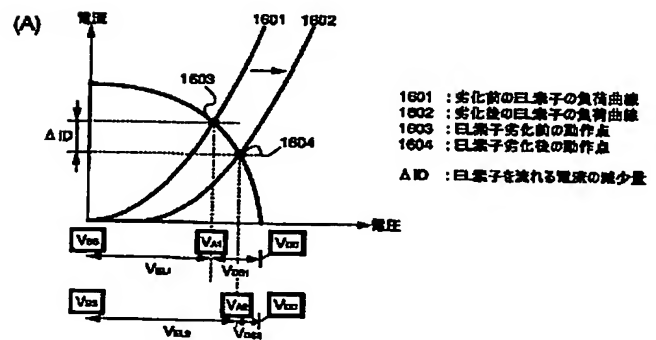
【図 10】



【図 13】



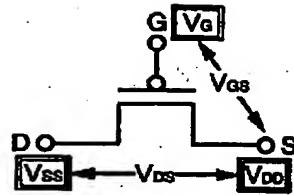
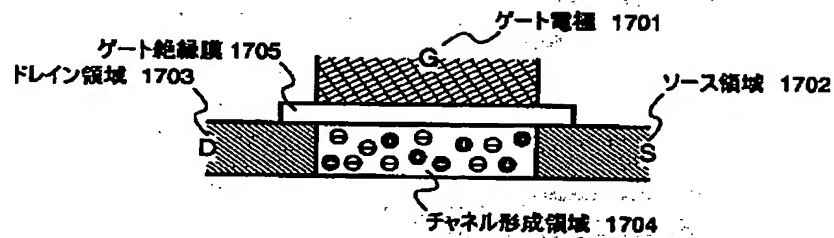
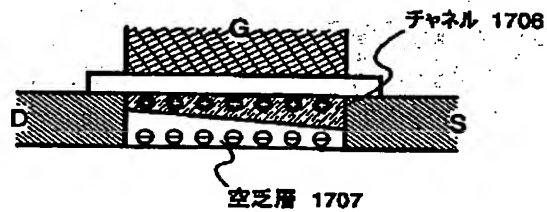
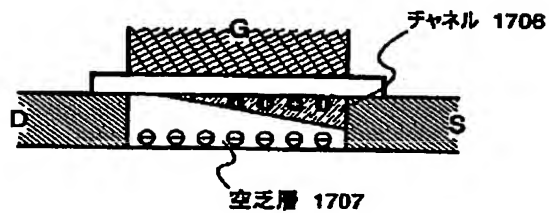
【図 16】



(19)

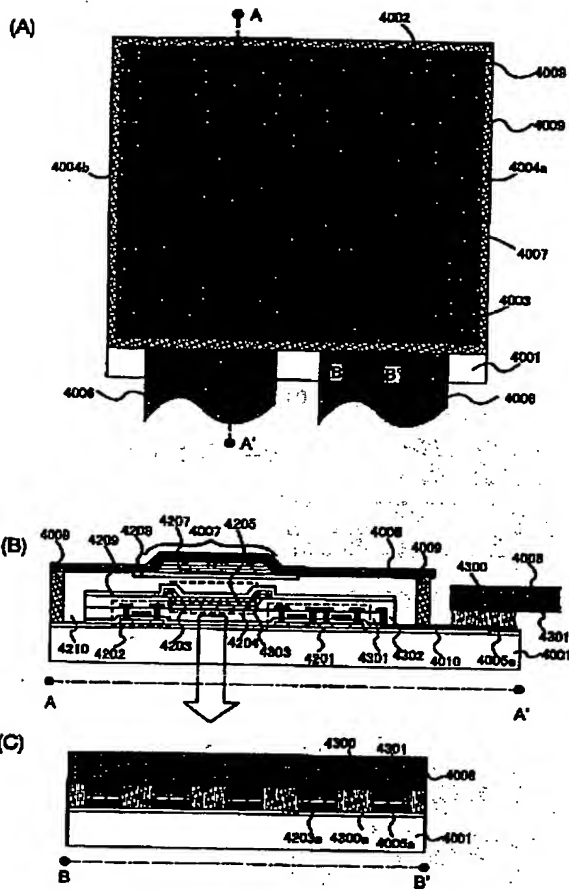
【図17】

(A)

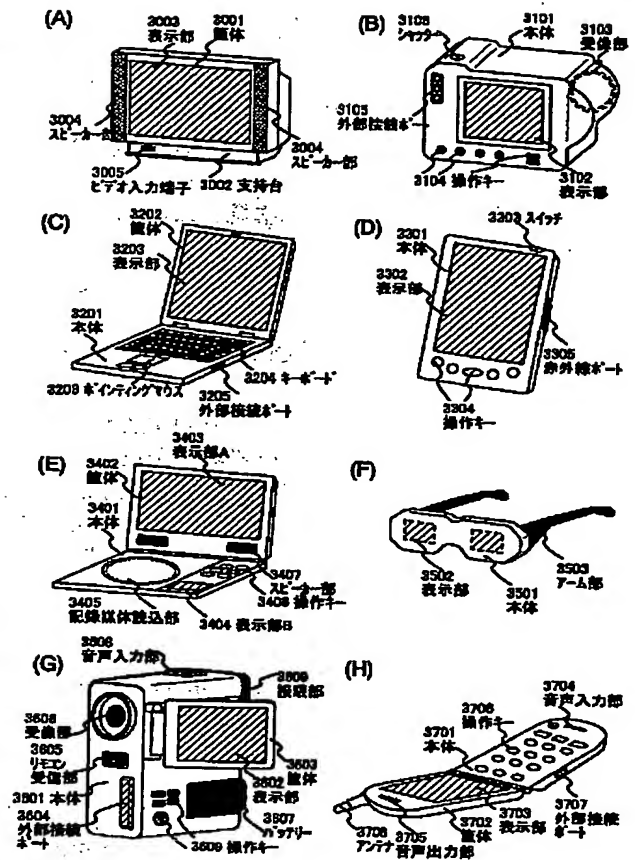
(B) OFF状態 ($V_{GS} > |V_{th}|$)(C) 線形領域 ($V_{GS} - |V_{th}| > V_{DS}$)(D) 飽和領域 ($V_{GS} - |V_{th}| \leq V_{DS}$)

(20)

【図 19】



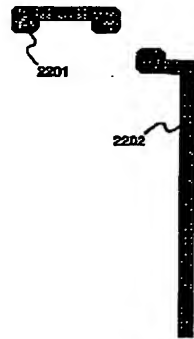
【図 21】



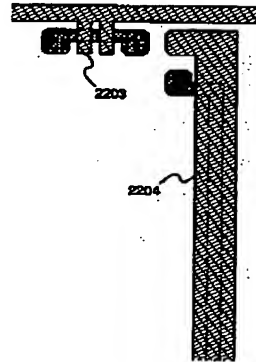
(21)

【図22】

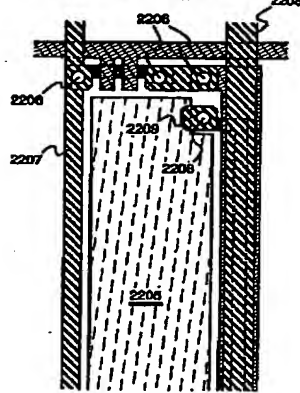
(A) 島状半導体層の形成



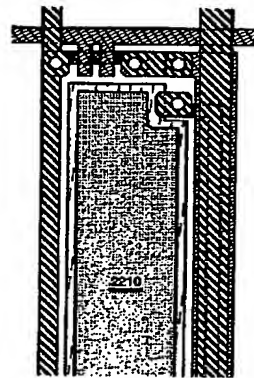
(B) ゲート信号線、ゲート電極の形成



(C) 面素電極形成、コンタクトホール開口、配線形成



(D) 隔壁形成、発光エリヤ開口



フロントページの続き

(51) Int. Cl. 7

H 0 5 B 33/14
33/22

識別記号

F I

H 0 1 L 29/78

テーマコード* (参考)

6 1 2 D
6 1 8 C
6 1 2 Z

(72) 発明者 宇田川 誠

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 早川 昌彦

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(72) 発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(22)

F ターム(参考) 3K007 AB02 AB17 BA06 BB04 BB05
BB07 DB03 FA02 GA04
5C094 AA03 AA07 AA08 AA10 AA15
AA25 AA55 BA03 BA12 BA27
CA19 CA24 CA25 DA09 DA13
DB01 DB02 DB04 EA04 EA05
EA07 FA01 FA02 FB01 FB12
FB14 FB15 FB20 JA03
5F110 AA04 AA07 BB02 BB04 CC02
DD02 DD13 DD14 DD15 EE02
EE03 EE04 EE06 EE28 GG02
GG13 GG23 GG28 GG29 NN73
PP01 PP03

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.